

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-156026

(43)Date of publication of application : 08.06.2001

(51)Int.Cl.

H01L 21/301
B23K 26/00
H01L 31/04
// B23K101:40

(21)Application number : 11-337270

(22)Date of filing : 29.11.1999

(71)Applicant : CANON INC

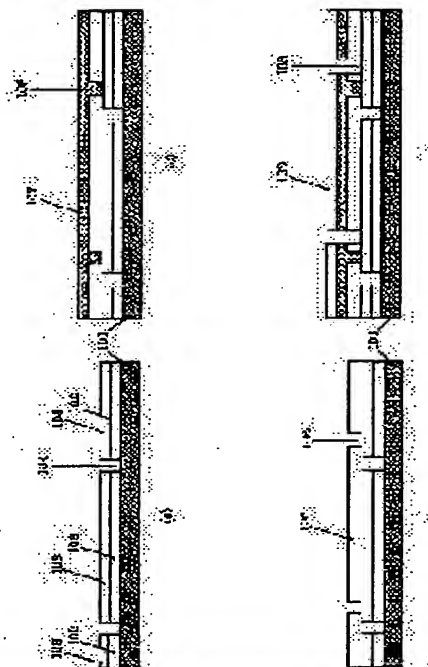
(72)Inventor : TAKAI YASUYOSHI
SAITO KEISHI
MURAKAMI TSUTOMU
TSUZUKI KOJI
MIMURA TOSHIHIKO
SHIMIZU KOICHI
TAKEYAMA YOSHIFUMI
YOSHINO TOSHIHITO

(54) SEMICONDUCTOR ELEMENTS AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor element which substantially is not deteriorate through light irradiation, or in which there are very few deterioration if any, and to provide its manufacturing method.

SOLUTION: This semiconductor element is formed by connecting and integrating a plurality of elements provided with at least lower electrodes 102 and 103, a semiconductor layer 105 and an upper electrode 107. The semiconductor layer 105 is composed at least partly by a silicon layer having a columnar fine crystal structure, and at least a respective element is provided with scribe grooves 104, 106 and 108 for separation and/or connection, and the depthwise direction of the scribe grooves 104, 106 and 108 is 0 to 60 degrees with respect to the normal direction of the (220) plane of the columnar fine crystal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-156026
(P2001-156026A)

(43) 公開日 平成13年6月8日 (2001.6.8)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 1 L 21/301		B 2 3 K 26/00	D 4 E 0 6 8
B 2 3 K 26/00		101: 40	5 F 0 5 1
H 0 1 L 31/04		H 0 1 L 21/78	C
// B 2 3 K 101: 40		31/04	S

審査請求 未請求 請求項の数12 O L (全 25 頁)

(21) 出願番号 特願平11-337270

(22) 出願日 平成11年11月29日 (1999. 11. 29)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 高井 康好

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 斉藤 恵志

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100096828

弁理士 渡辺 敬介 (外1名)

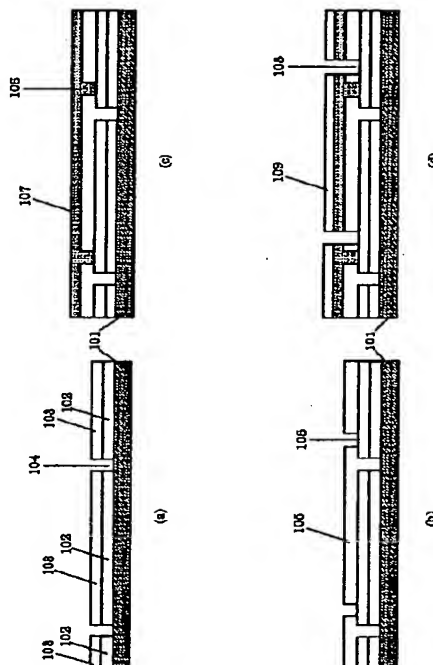
最終頁に続く

(54) 【発明の名称】 半導体素子及びその製造方法

(57) 【要約】

【課題】 光照射による劣化が実質的にない、或いは極めて小さい半導体素子及びその製造方法を提供する。

【解決手段】 基板101上に少なくとも下部電極102、103、半導体層105、および上部電極107を有する複数の素子を接続して集積化された半導体素子であって、半導体層105の少なくとも一部が柱状微結晶構造を有するシリコン層により構成され、少なくとも各素子に分割及び/又は接続のためのスクライプ溝104、106、108が形成され、スクライプ溝104、106、108の深さ方向が柱状微結晶の(220)面の法線方向に対して0~60度である。



【特許請求の範囲】

【請求項1】 基板上に少なくとも下部電極、半導体層、および上部電極を有する複数の素子を接続して集積化された半導体素子において、

上記半導体層の少なくとも一部が柱状微結晶構造を有するシリコン層により構成され、少なくとも上記素子に分割及び／又は接続のためのスクライプ溝が形成され、該スクライプ溝の深さ方向が上記柱状微結晶の(220)面の法線方向に対して0〜60度であることを特徴とする半導体素子。

【請求項2】 前記柱状微結晶構造を有するシリコン層は、X線又は電子線回折による(220)の回折強度の割合が全回折強度に対して30%以上であり、かつ異なる結晶粒径の微結晶が混在していることを特徴とする請求項1に記載の半導体素子。

【請求項3】 前記X線回折の(220)ピークの半値幅から求めた微結晶の平均粒径(x)と、透過型電子顕微鏡の暗視野像から求めた微結晶の平均粒径(y)との比が、0.1〜0.8となることを特徴とする請求項2に記載の半導体素子。

【請求項4】 前記半導体層が光入射側から順に少なくとも第1半導体層と第2半導体層とを積層した構造であり、かつ少なくとも第2半導体層の一部が柱状微結晶構造を有するシリコン層により構成されていることを特徴とする請求項1乃至3のいずれか一項に記載の半導体素子。

【請求項5】 基板上に少なくとも下部電極、半導体層、および上部電極を有する複数の素子を接続して集積化された半導体素子の製造方法において、上記半導体層の少なくとも一部が柱状微結晶構造を有するシリコン層により構成され、かつ各素子を分割及び／又は接続する工程を有することを特徴とする半導体素子の製造方法。

【請求項6】 前記素子を分割及び／又は接続する工程が電磁気的エネルギー加工によって行われることを特徴とする請求項5に記載の半導体素子の製造方法。

【請求項7】 前記電磁気的エネルギーがレーザー光であることを特徴とする請求項6に記載の半導体素子の製造方法。

【請求項8】 前記レーザー光による加工工程において、レーザー光の入射角度が、前記柱状微結晶構造を有するシリコン層の(220)面の法線方向に対して0〜60度の範囲内であることを特徴とする請求項7に記載の半導体素子の製造方法。

【請求項9】 前記柱状微結晶構造を有するシリコン層は、X線又は電子線回折による(220)の回折強度の割合が全回折強度に対して30%以上であり、かつ異なる結晶粒径の微結晶が混在していることを特徴とする請求項5乃至8のいずれか一項に記載の半導体素子の製造方法。

【請求項10】 前記X線回折の(220)ピークの半値幅から求めた微結晶の平均粒径(x)と、透過型電子顕微鏡の暗視野像から求めた微結晶の平均粒径(y)との比が、0.1〜0.8となるように制御することを特徴とする請求項9に記載の半導体素子の製造方法。

【請求項11】 前記半導体層が光入射側から順に少なくとも第1半導体層と第2半導体層とを積層した構造であり、かつ少なくとも第2半導体層の一部が柱状微結晶構造を有するシリコン層により構成されていることを特徴とする請求項5乃至10のいずれか一項に記載の半導体素子の製造方法。

【請求項12】 前記基板の裏面に電極を形成する工程と、該基板に接続孔を設ける工程と、該接続孔を通じ前記上部電極と前記裏面電極を導通させる工程とを有することを特徴とする請求項5乃至11のいずれか一項に記載の半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、整流機能を有する半導体素子及びその製造方法に係り、特に光起電力素子や薄膜トランジスター等の機能性半導体素子及びその製造方法に関するものである。

【0002】

【従来の技術】従来より、半導体素子の出力電圧を高めるために、同一の基板上に形成された半導体素子を複数に分割し、直列接続することによって集積化する集積化半導体素子が知られている。その製造方法として、レーザーを用いて透明導電層や光電変換層を分割する技術、即ちレーザースクライプの技術が検討され、数多く提案されている。

【0003】例えば特開平5-251723号公報には、基板側薄膜電極と、該薄膜電極上に形成されたpin接合からなる非晶質半導体と、該非晶質半導体層上に形成された裏面薄膜電極とからなる複数の光電変換体がガラス基板上に配設され、該光電変換体の一部が直列接続されてなる集積型太陽電池モジュールの製造工程において、上記非晶質半導体層の一部を除去する手段としてYAGレーザーを用いる技術が開示されている。

【0004】また、特開平7-307482号公報には、同一基板上に分離形成された基板側電極上に、第1導電型半導体層、i型半導体層および上記第1導電型半導体層とは反対導電型の第2導電型半導体層を積層した積層半導体層を1層以上形成し、かつ上記積層半導体層を半導体層分割分離溝により分割し、分割された積層半導体層上に背面電極を形成し、隣接する積層半導体層の基板側電極と背面側電極とを接続した集積型太陽電池の製造工程において、レーザースクライプ法により上記分割分離溝の形成を行う技術が開示されている。

【0005】さらに、特開平9-8337号公報には、基板上に複数の領域に分割して設けられた第1電極層上

に、2つの第1電極層にわたって、一方の第1電極層上に開口した接続用開口部を設けた複数の半導体層が設けられ、半導体層上の接続用開口部を除く領域には導電体層が設けられているとともに、この導電体層上に接続用開口部を介して一方の第1電極層と電気的に接続した状態で第2電極層が設けられることにより、第2電極層と他方の第1電極層とによって挟まれる領域からなる単位素子が複数直列に接続された集積化薄膜太陽電池の製造工程において、レーザースクライブ法により電極層を溶断する技術が開示されている。

【0006】そして、特開平9-36397号公報には、アモルファスシリコン層の両面に第1電極と第2電極とが積層されており、第2電極は絶縁基板に密着して積層されているとともに、隣り合う発電セルの第2電極は絶縁溝で絶縁されており、隣り合う発電セルの第1電極と第2電極はレーザー接続部で連結されており、このレーザー接続部に隣接して設けられているレーザー切断部が隣り合う発電セルの第1電極を切断してなる集積型太陽電池の製造工程において、レーザースクライブ法により電極を切断し、レーザウエルディング法により電極を接続する技術が開示されている。

【0007】加えて、特開平9-129903号公報及び特開平9-129906号公報には、基板上に第1電極層、第1スタックセル、第2スタックセル及び第2電極層からなる単位素子が複数個形成され、これらの複数の単位素子が直列接続される集積化薄膜タンデム太陽電池の製造工程において、レーザースクライブ法により電極及び／またはセルを溶断して分割する技術が開示されている。

【0008】図13は、従来の半導体素子（薄膜太陽電池）における断面構造の一例を示す模式図である。図示する断面構造は、従来より一般的に採用されている集積型薄膜太陽電池の構造であり、901は絶縁性基板、902は第1電極層、903は半導体層、904は第2電極層、905は単位素子、906は第1電極層を分割する分割溝（スクライブ溝）、907は隣接する単位素子の第1電極と第2電極を接続する接続部、908は隣接する第2電極及び半導体層を分割する分割溝（スクライブ溝）（半導体層の分割は必須ではない）を示している。

【0009】第1電極層902とアモルファスシリコン等よりなる半導体層903と第2電極層904とを順次積層し、半導体層903に設けられた接続部907を介して、互いに隣接する単位素子905間が直列に接続されている。

【0010】第1電極層902としては、通常酸化錫（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム錫（ ITO ）等の透明導電膜が用いられ、また第2電極層904としてはアルミニウム（ Al ）、銀（ Ag ）、クロム（ Cr ）等の金属膜が用いられる。

【0011】このような従来の集積化薄膜太陽電池は、例えば、次のような方法によって製造される。以下、図13を参照しながら説明する。

【0012】絶縁基板（例えばガラス基板）901上に、 SnO_2 、 ZnO 、 ITO 等の透明導電膜を第1電極層902としてスパッタリング法等により堆積し、集積化のためにレーザースクライブ法により第1電極層902を発電領域に対応して分離する。そして、レーザースクライブ時に発生した溶断残渣を除去するために洗浄を行い、プラズマCVD法によりp-i-n接合構造を有する非晶質シリコン半導体層（p層及び／又はn層は必要に応じて微結晶とすることもできる）903を全面にわたって堆積する。

【0013】続いて、第1電極層902と同様にレーザースクライブ法によって半導体層903の分離を行った後、溶断残渣を除去するための洗浄を行う。さらに、第2電極層904として Al 、 Ag 、 Cr 等の金属を単層または複層に堆積し、第1電極層902と同様にレーザースクライブ法により分離し、集積化された大面積太陽電池が完成する。

【0014】

【発明が解決しようとする課題】しかしながら、上記半導体素子の製造方法にあつては、レーザ加工により同一の基板上に形成された半導体素子を分割し、直列接続することによって集積化する場合に、以下のような問題が存在する。

【0015】第1に、レーザ照射により非晶質シリコン層の一部が加熱され最表面部が結晶化することによって低抵抗化し、漏れ電流が多くなり、太陽電池の出力が低下する場合がある。

【0016】すなわち、レーザースクライブ時にレーザ照射部分は瞬間的には1000℃程度の高温になるものと考えられる。この熱により半導体層の溶断部の最表面が結晶化（或いは、電極層の金属と合金化）することによって、電気抵抗が2桁以上小さくなる場合がある。半導体層部分の電気抵抗が小さくなると、上部電極と下部電極の間に電気抵抗が小さくなった半導体層を介して漏れ電流が流れる（ショートする）ことによって、発電電力を無駄に消費することになる。この漏れ電流により、太陽電池の出力が低下する。

【0017】また漏れ電流は、第1電極層902と第2電極層904との間に発生する電圧に比例する。一方、太陽電池は光が弱いときは出力電流は小さいが出力電圧はそれほど低下しないので、光が弱い状態においても漏れ電流はそれほど減少しない。従って、光が弱いときは相対的に漏れ電流による電力損失が大きくなるという問題が起こる。

【0018】第2に、分割部分の幅方向、或いは深さ方向の溶断面が荒れた状態になる、或いは溶断残渣の一部が残存することにより、所望の界面でうまく分割できな

い場合がある。

【0019】すなわち、レーザースクライブ法により電極、或いは半導体層を溶断分割する場合、溶断する界面は、例えば絶縁基板901の表面、或いは第1電極層902の表面であるが、これら所望の界面がうまく溶断することが困難（即ち、溶断面の下地に損傷を与えず、電氣的に完全に分離することが困難）な場合がある。

【0020】例えば半導体層の層厚が薄い場合、照射するレーザ光のわずかなパワーのずれにより、半導体層の下地層（例えば電極層）の表面に損傷を与えるだけでなく、下地層自体を溶断してしまう場合がある。逆に下地層の損傷を極力抑えようとすると、半導体層を完全に溶断することができず、分離が不十分になり、全体的に溶断が均一に行われず、溶断面が荒れた状態になる場合がある。このような状態で溶断を行うと溶断部分の組成が不均一になり溶断残渣が残存し易く（取り除きにくく）なるため、その後洗浄を行っても溶断残渣が残留する。

【0021】そして、直列化工程において、隣接する単位素子の第1電極層902と第2電極層904の接続を行う際に密着性が悪化し、結果として形状因子（F）

【0022】第3に、レーザ光照射により、半導体層を結晶化、または合金化することにより、電氣的接続を行う際に電氣的接続が不十分になる場合がある。

【0023】すなわち、半導体素子を直列化する際にレーザウェルディング（レーザボンディング）法により、半導体層903を結晶化させる、或いは半導体層903と第2電極層904を合金化させ、低抵抗領域を形成することにより、隣接する単位素子の第1電極層902と第2電極層904との各々を電氣的に接合することができる。

【0024】このとき、低抵抗化が不十分になり良好な電氣的接続ができない場合がある。例えばレーザ光照射のパワーが適正值よりも小さい場合、結晶化、合金化が不十分となり、接続部分の抵抗を充分小さくすることができず、多数直列接続した場合に電氣的抵抗が大きくなり、太陽電池のエネルギーの損失が大きくなる。

【0025】また、レーザ光照射のパワーが適正值よりも大きい場合、電氣的接続領域だけでなく、隣接する領域も変質する場合がある。このような場合、変質した領域もある程度低抵抗になるため、その低抵抗な領域を介して第1の場合と同様に漏れ電流が発生する場合がある。

【0026】本発明は、上記課題に鑑みて、光照射による劣化が実質的にない、或いは極めて小さい半導体素子及びその製造方法を提供することを目的とする。

【0027】

【課題を解決するための手段】上記の目的を達成すべく、本発明の半導体素子は、基板上に少なくとも下部電

極、半導体層、および上部電極を有する複数の素子を接続して集積化された半導体素子であって、上記半導体層の少なくとも一部が柱状微結晶構造を有するシリコン層により構成され、少なくとも上記素子に分割及び／又は接続のためのスクライブ溝が形成され、該スクライブ溝の深さ方向が上記柱状微結晶の（220）面の法線方向に対して0～60度であることを特徴とする。

【0028】上記半導体素子の構成において、上記柱状微結晶構造を有するシリコン層は、X線又は電子線回折による（220）の回折強度の割合が全回折強度に対して30%以上であり、かつ異なる結晶粒径の微結晶が混在していることが好ましい。

【0029】また、上記X線回折の（220）ピークの半値幅から求めた微結晶の平均粒径（x）と、透過型電子顕微鏡の暗視野像から求めた微結晶の平均粒径（y）との比が、0.1～0.8となることが好ましい。

【0030】さらに、上記半導体層が光入射側から順に少なくとも第1半導体層と第2半導体層とを積層した構造であり、かつ少なくとも第2半導体層の一部が柱状微結晶構造を有するシリコン層により構成されていることが好ましい。

【0031】一方、本発明の半導体素子の製造方法は、基板上に少なくとも下部電極、半導体層、および上部電極を有する複数の素子を接続して集積化された半導体素子の製造方法において、上記半導体層の少なくとも一部が柱状微結晶構造を有するシリコン層により構成され、かつ各素子を分割及び／又は接続する工程を有することを特徴とする。

【0032】上記半導体素子の製造方法において、上記素子を分割及び／又は接続する工程が電磁氣的エネルギー加工によって行われることが好ましい。

【0033】また、上記電磁氣的エネルギーがレーザ光であることが好ましい。

【0034】さらに、上記レーザ光による加工工程において、レーザ光の入射角度が、前記柱状微結晶構造を有するシリコン層の（220）面の法線方向に対して0～60度に範囲内であることが好ましい。

【0035】そして、上記柱状微結晶構造を有するシリコン層は、X線又は電子線回折による（220）の回折強度の割合が全回折強度に対して30%以上であり、かつ異なる結晶粒径の微結晶が混在していることが好ましい。

【0036】加えて、上記X線回折の（220）ピークの半値幅から求めた微結晶の平均粒径（x）と、透過型電子顕微鏡の暗視野像から求めた微結晶の平均粒径（y）との比が、0.1～0.8となるように制御することが好ましい。

【0037】また、上記半導体層が光入射側から順に少なくとも第1半導体層と第2半導体層とを積層した構造であり、かつ少なくとも第2半導体層の一部が柱状微結

晶構造を有するシリコン層により構成されていることが好ましい。

【0038】そして、上記基板の裏面に電極を形成する工程と、基板に接続孔を設ける工程と、接続孔を通じ前記上部電極と前記裏面電極を導通させる工程とを有することが好ましい。

【0039】本発明の微結晶半導体からなる半導体素子において、半導体層としてX線又は電子線回折による(220)の回折強度の割合が全回折強度に対して30%以上で、かつ異なる結晶粒径の微結晶を混在させた構造とし、レーザー光を(220)の面の法線方向に対して0~60度の角度で入射させる(照射する)ことが効果的である。

【0040】本発明がどのようなメカニズムにより効果を奏するのかについては、現在のところ解明されていないが、およそ以下の理由によるものと推測される。

【0041】X線又は電子線回折による(220)の回折強度の割合が全回折強度に対して30%以上となるように作製条件を制御することで、結晶の成長方向を特定の割合(本発明では30%)以上揃えることができる。このように(220)の回折強度を有する(即ち、(220)面が基板に平行になるように結晶が成長している)ように結晶を成長させることによって、基板面に対して垂直方向に六角形状のチャンネル構造を持つようになる。このような結晶を柱状に成長させる(即ち、膜の堆積方向に沿って縦長に成長させる)ことによって光照射時に半導体層内部で発生するキャリアの走行性を有利にするだけでなく、これらの配向性が特定の割合(少なくとも30%以上)揃っているために、結晶粒界の歪みを軽減することができるものと考えられる。

【0042】さらに、異なる結晶粒径の微結晶を混在させることによって、同一の結晶粒径の微結晶で3次元空間を充填させる場合よりも、さらに歪みを少なくして3次元空間を充填することができる。

【0043】その結果、レーザー光を照射した際に、
①. レーザー光を照射する前から微結晶化しているために、レーザー光照射前後でレーザーにより分割された溝に接する領域の表面近傍の構造が大きく変化しない(低抵抗化しない)。

②. 特定の条件(配向性、結晶状態)を満たして微結晶化した半導体層の空間的充填密度が高く、かつ結晶面の方向が特定の割合(30%以上)揃っており、かつ結晶面の方向に対して特定の方向(0~60度)からレーザー光を照射することにより、均一に溶断され、溶断面も滑らかになり、溶断残渣も付着しにくくなる。また、レーザー光を照射することにより、均一に溶断され、溶断面も滑らかであるため、レーザー光のパワーの制御が容易になり、下地への悪影響を低減できる(パワーを過剰にする必要がない)。

③. 微結晶が柱状であり、かつ配向性が(少なくとも3

0%以上)均一であるために、レーザーウエルディング(レーザーボンディング)の際にレーザー光照射領域は速やかに結晶化或いは合金化し、隣接する領域には影響を与えない。

【0044】さらに、レーザー光を照射する角度を、特定の結晶面(具体的には(220)面)の法線方向に対して特定の範囲内で照射することにより本発明の効果をさらに高めることができる。具体的には0~60度の範囲で行うことにより、

④. 特に0~30度の範囲の入射角度であれば、本発明の効果である良好な溶断面を再現性良く得ることができる。

⑤. 30~60度の範囲の入射角度であれば半導体層の膜厚がある程度薄くても溶断する長さを実質的に長くとする(例えば45度ならば、膜厚の約1.4倍)ことができるため、照射するレーザー光のパワーの制御範囲を広げることができ、加工性、安定性を向上することができる。

【0045】

【発明の実施の形態】以下、本発明の好適な実施の形態を添付図面に基つて説明するが、本発明は本実施の形態に限るものではない。

【0046】図1は、本発明の半導体素子における層構成の一例を示す模式図であり、(a)~(d)は各製造工程における構造を示している。

【0047】本実施の形態の半導体素子(光起電力素子)は、ステンレス鋼等の金属基板又はガラス等の絶縁基板101上に、Al、Cu、Ag等からなる反射層102、酸化亜鉛、酸化インジウム、酸化錫等からなる反射増加層103、半導体層105、そしてITO等の透明導電層107及び集電電極109から構成されている。この光起電力素子において、半導体層105は、少なくともその一部が微結晶シリコン半導体から構成されている。

【0048】図1(a)は、基板101の表面に反射層102及び反射増加層103が堆積され、さらに分割溝(スクライプ溝)104が形成された状態を表している。これらの分割溝(スクライプ溝)104によって、下部電極、即ち、反射層102及び反射増加層103は電氣的に分割される。

【0049】図1(b)は半導体層105を堆積し、さらに半導体層105の分割溝(スクライプ溝)106が形成された状態を表している。

【0050】図1(c)は半導体層105の上に透明導電層107を堆積し、分割溝(スクライプ溝)106を介して隣接する素子と直列接続された状態を表している。

【0051】図1(d)は、透明導電層107及び半導体層105を上部分割溝(スクライプ溝)108によって電氣的に分割し、さらに集電電極109を形成した状

態を表している。ここで集電電極109は必要に応じて設けるものであり、必須ではない(図13に示すように、最表面が透明電極であってもよい)。

【0052】図1においては、半導体層側が光入射側となる層構成の例を用いて説明しているが、透光性基板を使用する場合には、例えば図2に示すように、基板側が光入射側となるような層構成を採用することも可能である。

【0053】図2において、1301は透光性絶縁基板、1302は反射層、1303は反射増加層、1304は分離溝(スクライプ溝)、1305は半導体層、1306は分割溝(スクライプ溝)(接続部分)、1307は透明導電層、1308は分割溝(スクライプ溝)である。

【0054】また、上記分割溝(スクライプ溝)をレーザー光照射により形成(レーザースクライプ)する際に、レーザー光を照射する位置は、半導体層側からでも良いし、基板がレーザー光に対して透過性が高い(レーザー光の吸収が少ない)場合には、基板側からレーザー光を照射することも可能である。

【0055】ここで、図1の反射増加層102、半導体層105を拡大して、図3〜5に示す。

【0056】本発明の半導体層105は少なくとも第1の電気特性を有する層と第2の電気特性を有する層を含み、少なくともその一部に微結晶構造を有するものである。また、図3において説明するように、同一微結晶粒内に半導体接合を形成するように微結晶を成長させることにより、半導体素子の特性をさらに向上させることができる。

【0057】図3は、反射増加層301のほぼ直上から微結晶層が成長している例である。同一微結晶粒内に半導体接合を形成する場合には、第1の電気特性の層(例えばp(n)層)は、直線303以下の部分305である。また、第2の電気特性の層(例えばi層)は、直線303の上の部分302である。

【0058】図4は、反射増加層401上にアモルファス層404が数100Å以下で堆積された後、微結晶層が成長している例である。第1の電気特性の層(例えばp(n)層)を404とし、第2の電気特性の層(例えばi層)を402(405)とすることが可能である。さらに、同一微結晶粒内に半導体接合を形成する場合には、第1の電気特性の層(例えばp(n)層)は、直線403以下の部分405である。また、第2の電気特性の層(例えばi層)は、直線403の上の部分402である。

【0059】図5は、反射増加層501上に微結晶層504が数100Å以下で堆積された後、微結晶層が成長している例である。第1の電気特性の層(例えばp(n)層)を504とし、第2の電気特性の層(例えばi層)を502(505)とすることが可能である。さ

らに同一微結晶粒内に半導体接合を形成する場合には、第1の電気特性の層(例えばp(n)層)は、直線503以下の部分505である。また、第2の電気特性の層(例えばi層)は、直線503の上の部分502である。

【0060】本発明において、微結晶の形状は、透過電子顕微鏡で観察した場合に柱状に観察される形状が好ましい。同一微結晶内に半導体接合を有する微結晶内の電気特性を変化させる添加物の含有量が、厚さ方向に分布するのも好ましい形態の一つである。

【0061】以下、本発明の各構成要素についてさらに詳細に説明する。

【0062】(基板) 基板101としては絶縁性基板又は導電性基板上に絶縁層を形成したものが用いられる。絶縁性基板としては、ポリイミド、PET(ポリエチレンテレフタレート)等の樹脂フィルムが好適に用いられる。

【0063】また導電性基板としては、ステンレス鋼、アルミニウム、銅、亜鉛鋼板等が好適に用いられる。これらの金属板は一定の形状に切断して用いても良いし、長尺のシート状の形態で用いても良い。長尺のシート状の形態で用いた場合には、コイル状に巻くことができるので、連続生産に適しており、保管や輸送も容易になる。基板の表面は鏡面でも良いが、適当な凹凸があってもよい。

【0064】導電性基板上に形成される絶縁層としては、少なくとも $1 \times 10^{10} \Omega \text{cm}$ 以上、好ましくは $1 \times 10^{12} \Omega \text{cm}$ 以上の比抵抗を持つ必要がある。

【0065】また、電極や半導体の堆積時に加わる温度(通常200℃以上)や、更にレーザービーム加工において加わる温度(瞬間的には1000℃程度になると予想される)に耐える必要がある。これらの条件を満たす材料としては、ダイヤモンド膜、シリコン膜、炭化シリコン膜、窒化シリコン膜、酸化シリコン膜、酸化アルミニウム膜、弗化カルシウム膜、ポリイミド膜等が挙げられる。これらの膜は、スパッタリング、プラズマCVD、イオンプレーティング等の方法で導電性基板上に堆積させることができる。

【0066】(反射層) 反射層102としては、Al、Cu、Ag等、或いはこれらの金属を含む合金が好適に用いられ、スパッタリング、メッキ、プラズマCVD、イオンプレーティング等の方法で基板上(導電性基板の場合は、導電性基板上に形成された絶縁膜上)に堆積させることができる。

【0067】(反射増加層) 反射増加層103としては、酸化亜鉛(ZnO)、酸化錫(SnO_2)、酸化カドミウム(CdO)、カドミウムスタネイト(Cd_2SnO_4)、酸化インジウム(In_2O_3)、酸化インジウム錫(ITO)等の金属酸化物が好適に用いられ、スパッタリング、メッキ、プラズマCVD、イオンプレーテ

イング等の方法で堆積させることができる。

【0068】また反射増加層103には、必要に応じてフッ素を添加してもよい。フッ素を添加することによって隣接する半導体素子を直列接続させた場合、該接続部の比抵抗を下げ、直列接続した半導体素子のシリーズ抵抗の増大を効果的に防ぐことができる。

【0069】下部電極、即ち、反射層102及び反射増加層103の分割の際にレーザー光を用いた場合、フッ素が添加された反射増加層103は近赤外領域のレーザー光、例えばYAGレーザーの基本波を効果的に吸収するため、分割が容易になると同時に、下地或いは基板の損傷を防ぐ。

【0070】特に導電性基板を用いた場合、レーザー光の照射により絶縁層までが破壊されて短絡が生じるのを防ぐことができる。また、樹脂フィルム等の絶縁基板を用いた場合も、樹脂が熱で変成するのを防ぐことができる。さらに、上部電極と下部電極の電気的接続をレーザー光の照射によって行う場合、レーザー照射の際に、反射増加層103と半導体層105が剥離してしまうことがあったが、フッ素添加によりこの現象を防ぐことができる。

【0071】また、フッ素が添加された導電層はn型を示すため、反射増加層103と接する半導体層105がn型半導体の場合、両層の接続が良好となり、オーミック性を改善することができる。

【0072】さらに、反射増加層103と半導体層105との界面で発生する内部応力を低減するため、半導体素子の光劣化、振動劣化を抑制することができる。

【0073】また、反射層102の成分が半導体層105に拡散することを防ぎ、素子の劣化を抑制することができる。特に、反射層102としてマイグレーションを起こし易いAgを用いた場合には、この効果が顕著である。

【0074】好ましいフッ素の含有量は0.05～30原子%で、より好ましくは0.2～5原子%である。反射増加層103の表面は凹凸を有していてもよい。

【0075】反射増加層にフッ素を含有させる場合には、前述の反射層作製方法において、フッ素及び／又はフッ素含有ガスを原料ガス及び／又は雰囲気ガスとして使用すればよい。

【0076】(下部電極の分割手段) 下部電極(反射層102及び反射増加層103)の下部分割溝(スクライブ溝)104の形成手段としては、①レーザー光による方法(レーザースクライブ)、②溝を形成する部分にマスクを用いて、反射層102及び反射増加層103を堆積させる方法、③一様に堆積された反射増加層103にフォトリソグラフィ処理を行い、溝を形成する方法、④電解液中で、反射増加層103の近傍に配したナイフ状或いはワイヤー状の電極と反射増加層103の間に通電することにより、導電層を溶解させるか、或いは高抵

抗の化合物に変質させる方法等が可能であるが、特にレーザー光による方法(レーザースクライブ)が好適に用いられる。

【0077】レーザースクライブには、YAGレーザー、CO₂レーザー、エキシマレーザー等が使用できるが、特にYAGレーザーが好適に用いられる。基本波長1.06μmの他に、非線形光学素子を併用して得られる第2高調波の0.53μmの光、及び第3高調波の0.265μmの光も利用することができる。

【0078】YAGレーザーは連続発振動作もできるが、高いピークパワーを得るためにQスイッチパルス発振動作で使用する人が多い。Qスイッチパルス発振の周波数は通常数KHzから数十KHz程度であり1つのパルスの継続時間は100ns前後である。

【0079】図6は、レーザー加工用光学系の概要を示す概略図である。

【0080】図6において、801はレーザー本体である。この中に必要に応じてQスイッチ、非線形光学素子が組み込まれている。802は電源で、レーザーの励起光源を点灯する。803は冷却装置で、冷却水を循環している。804は出力されたレーザービームで、ダイクロイックミラー805によって90度曲げられてレンズ806によって集光されて、試料807に照射される。

【0081】試料807はステージ808上に取り付けられ、ステージ808はコントローラ809により、決められた速度で水平方向に移動し、試料表面をビームが走査する。大型の試料の場合は、ポリゴンミラー、或いはガルバノミラーを利用してビームの方を移動してもよい。

【0082】照明光源810からの光がレンズ811でコリメートされ、ダイクロイックミラー812で90度曲げられ、試料807を照射する。加工の状況は、反射鏡813を介してITVカメラ814によって撮影され、モニター815で観察することができる。

【0083】また、このとき(レーザー照射時)にレーザーを照射する角度を基板の法線方向、即ち、(220)面の法線方向に対して特定の角度(0～60度)で照射することにより、本発明の効果をさらに高めることができる。これを図7を用いて説明する。

【0084】図7において、701は基板、702は半導体層、703は(220)面に配向性をもつ柱状微結晶を示している。また、704はレーザー光の光源、705はレーザー光の入射方向、706は基板(即ち(220)面方向)の法線、角度(a)はレーザー光の入射方向705と法線706とのなす角度を示している。

【0085】図7において角度(a)を特定の範囲、即ち、0～60度とすることにより、前述のようにレーザー加工の再現性、加工性、安定性を高めることができる。

【0086】(半導体層) 半導体層105としては、少

なくともその一部に微結晶構造を有する第1半導体層と第2半導体層との接合、具体的にはpn接合、pin接合、ショットキー接合等を含む構造体からなり、特にpin接合の非単結晶半導体が好適に用いられる。

【0087】ここで、本発明の微結晶構造とは、X線又は電子線回折による(220)の回折強度の割合が全回折強度に対して30%以上であり、かつ異なる結晶粒径の微結晶が混在している柱状の微結晶である。

【0088】本発明においては、上述のように微結晶の配向性を調べる方法として、X線回折及び電子線回折を採用している。作製した各微結晶シリコン膜のX線回折強度をRigaku電機製X線ディフラクトメーター(銅管球、35kW、10mA)により測定し、比較を行った。回折角 2θ は、20~60度まで変化させて(111)、(220)、(311)の回折ピークを検出して、その回折強度より求めた。

【0089】また、電子線回折強度を日本電子社製JEM-100Vにより測定し、同様に各回折強度を求めた。ASTMカード(No. 27-1977)によれば、配向の全くない微結晶シリコンの場合、回折強度の大きい面(h, k, l)表示で(111):(220):(311)=100:55:30で(220)だけ取り出してみると全回折強度に対する比、即ち、(220)の回折強度/(総回折強度)は、約(55/185)×100=29.7(%)である。

【0090】この値を基準にして、この値の大きな(220)配向性の良いもの、特に30%以上の値をもつものが、更にレーザースクライブ時に良好な結果が得られる。

【0091】また、異なる結晶粒径の微結晶が混在する状態について、図8を用いてさらに詳細に説明する。ここで図8は、従来の微結晶半導体層と本発明の微結晶半導体層の模式的説明図である。

【0092】従来の微結晶半導体層では、結晶粒径がそろっていたために、微結晶半導体層中に微結晶半導体で充填できていない欠陥の多いアモルファス層が存在していた。しかし、本発明の微結晶半導体層では、図8に示すように、異なる結晶粒径の微結晶半導体からなるため、従来のように微結晶半導体で充填できていない空間は実質的に存在しない。

【0093】即ち、本発明の『異なる結晶粒径の微結晶が混在』とは、空間的充填密度が高まるように粒径の異なる微結晶が成長している状態のことをいう。その結果、本発明の微結晶半導体層は均質であり、かつ電荷の移動度及び寿命は従来と比較して大きいものである。

【0094】また、本発明における柱状微結晶とは、単位微結晶の長手方向が膜厚方向に一致している概ね縦長の結晶構造を有することをいう。

【0095】さらに、本発明においては、微結晶層において同一微結晶粒内に半導体接合を有するように微結晶

を成長させることにより、光起電力素子の特性をさらに向上させることが可能である。

【0096】本発明においては、半導体層を構成する各層(p層、i層、n層)の少なくとも1層以上、又は全層が上記微結晶構造を有していれば、本発明の効果が得られるが、特にi層(本発明におけるi層とは、必ずしも完全にイントリンジック(真性)の必要はなく、光活性層の働きを有する層を指す。)が上記微結晶構造を有している場合が最も効果が顕著である。さらに、p層及び/又はn層も本発明の微結晶構造を有することが好ましい。

【0097】以下に、本発明の半導体層をp(n)層とi層に分けて更に詳細に説明する。

<P(n)層>p(n)層は、後処理で結晶化させられる場合には、アモルファスでも結晶化しているものの良い。また後処理で再結晶化させない場合には、結晶化しているものが好ましい。

【0098】p型層またはn型層は、光起電力素子の特性を左右する重要な層である。

【0099】p型層またはn型層のアモルファス材料、微結晶や多結晶材料としては、例えば、a-Si:H、a-Si:HX、a-SiC:H、a-SiC:HX、a-SiGe:H、a-SiGeC:H、a-SiO:H、a-SiN:H、a-SiON:HX、a-SiOCN:HX、 μ c-Si:H、 μ c-SiC:H、 μ c-Si:HX、 μ c-SiC:HX、 μ c-SiGe:H、 μ c-SiO:H、 μ c-SiGeC:H、 μ c-SiN:H、 μ c-SiON:HX、 μ c-SiOCN:HX、poly-Si:H、poly-Si:HX、poly-SiC:H、poly-SiC:HX、poly-SiGe:H、poly-Si、poly-SiC、poly-SiGe等にp型の価電子制御剤(周期率表第III族原子B, Al, Ga, In, Tl)やn型の価電子制御剤(周期率表第V族原子P, As, Sb, Bi)を高濃度に添加した材料が挙げられる。

【0100】特に光入射側のp型層またはn型層には、光吸収の少ない結晶性の半導体層がバンドギャップの広い非晶質半導体層が適している。

【0101】p型層への周期率表第III族原子の添加量およびn型層への周期率表第V族原子の添加量は、0.1~50at%が最適量として挙げられる。

【0102】また、p型層またはn型層に含有される水素原子(H, D)またはハロゲン原子はp型層またはn型層の未結合手を補償する働きをし、p型層またはn型層のドーピング効率を向上させるものである。p型層またはn型層へ添加される水素原子またはハロゲン原子は、0.1~40at%が最適量として挙げられる。特にp型層またはn型層が結晶性の場合、水素原子またはハロゲン原子は0.1~8at%が最適量として挙げら

れる。

【0103】さらに、p型層/i型層、n型層/i型層の各界面側で水素原子または/及びハロゲン原子の含有量が分布しているものが好ましい分布形態として挙げられ、該界面近傍での水素原子または/及びハロゲン原子の含有量はバルク内の含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。このようにp型層/i型層、n型層/i型層の各界面近傍で水素原子またはハロゲン原子の含有量を多くすることによって該界面近傍の欠陥準位や機械的歪を減少させることができ、本発明の半導体素子（光起電力素子）の光起電力や光電流を増加させることができる。

【0104】光起電力素子のp型層及びn型層の電気特性としては、活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものが最適である。また比抵抗としては100Ωcm以下が好ましく、1Ωcm以下が最適である。さらにp型層及びn型層の層厚は1~50nmが好ましく、3~10nmが最適である。

【0105】光起電力素子のp型層またはn型層の堆積に適した原料ガスとしては、シリコン原子を含有したガス化し得る化合物、ゲルマニウム原子を含有したガス化し得る化合物、炭素原子を含有したガス化し得る化合物等、及び該化合物の混合ガスを挙げることができる。

【0106】具体的にシリコン原子を含有するガス化し得る化合物としては、SiH₄、SiH₂、SiF₄、SiFH₃、SiF₂H₂、SiF₂H、Si₂H₆、SiD₄、SiHD₃、SiH₂D₂、SiH₃D、SiFD₃、SiF₂D₂、SiD₃H、Si₂D₆H₂等が挙げられる。

【0107】具体的にゲルマニウム原子を含有するガス化し得る化合物としては、GeH₄、GeD₄、GeF₄、GeFH₃、GeF₂H₂、GeF₂H、GeHD₃、GeH₂D₂、GeH₃D、GeH₆、GeD₆等が挙げられる。

【0108】具体的に炭素原子を含有するガス化し得る化合物としては、CH₄、CD₄、C_nH_{2n+2}（nは整数）、C_nH_n（nは整数）、C₂H₂、C₆H₆、CO₂、CO等が挙げられる。

【0109】窒素含有ガスとしては、N₂、NH₃、ND₃、NO、NO₂、N₂Oが挙げられる。

【0110】酸素含有ガスとしては、O₂、CO、CO₂、NO、NO₂、N₂O、CH₃CH₂OH、CH₃OH等が挙げられる。

【0111】価電子制御するためにp型層またはn型層に導入される物質としては、周期率表第Ⅲ族原子及び第Ⅴ族原子が挙げられる。

【0112】第Ⅲ族原子導入用の出発物質として有効に使用されるものとして、具体的にはホウ素原子導入用として、B₂H₆、B₄H₁₀、B₅H₉、B₆H₁₁、B₆H₁₀、B₆H₁₂、B₆H₁₄等の水素化ホウ素、BF₃、BCl₃等のハロゲン化ホウ素等を挙げることができる。こ

のほかAlCl₃、GaCl₃、InCl₃、TlCl₃等も挙げることができる。特にB₂H₆、BF₃が適している。

【0113】第Ⅴ族原子導入用の出発物質として有効に使用されるのは、具体的には磷原子導入用としてはPH₃、P₂H₄等の水素化磷、PH₃I、PF₃、PF₅、PCl₃、PCl₅、PBr₃、PBr₅、PI₃等のハロゲン化磷が挙げられる。このほかAsH₃、AsF₃、AsCl₃、AsBr₃、AsF₅、SbH₃、SbF₃、SbF₅、SbCl₃、SbCl₅、BiH₃、BiCl₃、BiBr₃等も挙げることができる。特にPH₃、PF₃が適している。

【0114】光起電力素子に適したp型層またはn型層の堆積方法は、RFプラズマCVD法、VHFプラズマCVD法、マイクロ波プラズマCVD法である。

【0115】特にRFプラズマCVD法で堆積する場合、容量結合型のRFプラズマCVD法が適している。該RFプラズマCVD法でp型層またはn型層を堆積する場合、堆積室内の基板温度は100~350℃、内圧は1.3×10¹~1.3×10³Pa、RFパワーは0.01~5.0W/cm²、堆積速度は0.1~30Å/secが最適条件として挙げられる。

【0116】また、前記ガス化し得る化合物をH₂、He、Ne、Ar、Xe、Kr等のガスで適宜希釈して堆積室に導入しても良い。

【0117】特に微結晶半導体やa-SiC:H等の光吸収の少ないバンドギャップの広い層を堆積する場合は水素ガスで2~100倍に原料ガスを希釈し、RFおよびVHFパワーは比較的高いパワーを導入するのが好ましいものである。RFの周波数としては1MHz~300MHzが適した範囲であり、特に13.56MHz近傍の周波数が最適である。

【0118】p型層またはn型層をマイクロ波プラズマCVD法で堆積する場合、マイクロ波プラズマCVD装置は、堆積室に誘電体窓（アルミナセラミックス等）を介して導波管でマイクロ波を導入する方法が適している。マイクロ波プラズマCVD法でp型層またはn型層を本発明の堆積膜形成方法も適した堆積方法であるが、更に広い堆積条件で光起電力素子に適用可能な堆積膜を形成することができる。

【0119】本発明の方法以外によりp型層またはn型層をマイクロ波プラズマCVD法で堆積する場合、堆積室内の基板温度は100~400℃、内圧は6.7×10⁻²~4.0Pa、マイクロ波パワーは0.01~1W/cm²、マイクロ波の周波数は0.5~10GHzが好ましい範囲として挙げられる。

【0120】また、前記ガス化し得る化合物をH₂、He、Ne、Ar、Xe、Kr等のガスで適宜希釈して堆積室に導入しても良い。

【0121】特に微結晶半導体やa-SiC:H等の光

吸収の少ないバンドギャップの広い層を堆積する場合は水素ガスで2~100倍に原料ガスを希釈し、マイクロ波パワーは比較的高いパワーを導入するのが好ましいものである。

【0122】<i>i</i>層>i層としては再結晶させる場合には、アモルファスでも結晶性の半導体層のどちらでもよい。再結晶させない場合には、結晶性の半導体が好ましいものである。

【0123】結晶性半導体としては微結晶半導体が好ましいものである。

【0124】本発明の半導体素子（光起電力素子）に適した微結晶シリコンはRFプラズマCVD法、VHFプラズマCVD法、マイクロ波プラズマCVD法が好適な方法として挙げられる。特に微結晶シリコンの堆積速度は使用する電磁波に依存し、同一の投入エネルギーでは周波数が高い方が堆積速度が速くなる。

【0125】本発明の微結晶シリコンに適したシリコン原子供給用の原料ガスとしては、 SiH_4 、 Si_2H_6 、 SiF_4 、 SiHF_3 、 SiH_2F_2 、 SiH_3F 、 SiH_3Cl 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiD_4 、 SiHD_3 、 SiH_2D_2 、 SiH_3D 、 SiFD_3 、 SiF_2D_2 、 SiD_3H 、 $\text{Si}_2\text{D}_2\text{H}_2$ 等のシラン系原料ガスが好適なものとして挙げられる。

【0126】また、微結晶シリコンゲルマニウムに適したゲルマニウム供給用の原料ガスとしては、 GeH_4 、 GeF_4 、 GeHF_3 、 GeH_2F_2 、 GeH_3F 、 GeH_3Cl 、 GeH_2Cl_2 、 GeH_3Cl 、 GeHD_3 、 GeH_2D_2 、 GeH_3D 、 GeH_4 、 GeD_4 等が挙げられる。

【0127】該原料ガスは、良好な微結晶半導体を形成するために、水素ガスで希釈する事が必要である。水素ガスでの希釈率は10倍以上が好ましいものである。特に好ましい希釈率の範囲は10倍から100倍の範囲である。希釈率が小さい場合には微結晶が形成されず、アモルファスが形成される。一方、希釈率を高くしすぎた場合には、微結晶の堆積速度が低くなりすぎて実用上問題が生じる。また更に水素希釈に加えてヘリウムガスで希釈することも可能である。

【0128】本発明に適した微結晶を作成するための基板温度は100~500℃である。特に堆積速度を大きくする場合には、基板温度は比較的高い温度にすることが望ましいものである。

【0129】本発明の微結晶を堆積するときのチャンパー内の真空度としては、 $1.3 \times 10^{-1} \sim 1.3 \times 10^{-2}$ Paが好適な範囲として挙げられる。特にマイクロ波プラズマCVD法で微結晶半導体を堆積する場合には、真空度は 6.7×10^{-1} Pa程度が好ましい真空度である。

【0130】本発明の微結晶半導体を堆積する場合のチャンパーへの投入パワーとしては、0.01~10W/

cm^2 の範囲が好適な範囲として挙げられる。また原料ガスの流量と投入パワーの関係で示すと、堆積速度が投入パワーに依存するパワーリミテッドの領域が適している。

【0131】また更に本発明の微結晶半導体の堆積には、基板と電力投入用の電極間距離が重要な因子である。本発明に適した微結晶を得られる電極間距離は10mm~50mmの範囲である。

【0132】本発明の半導体素子（光起電力素子）の微結晶半導体として適する微結晶の平均結晶粒径は100Å~1000Åが適した範囲として挙げられる。また微結晶半導体中に含有されるアモルファスの割合は、ラマンスペクトルで見た場合に結晶に關係するピークとアモルファスに關係するピークの比が70%以下が望ましいものである。平均結晶粒径が100Åよりも小さいと結晶粒界にアモルファスが多く存在するようになり、光劣化を示すようになる。また結晶粒径が小さいと電子や正孔の移動度や寿命が小さくなり、半導体としての特性が低下する。一方、平均結晶粒径が1000Åよりも大きくなると結晶粒界の緩和が十分に進まず結晶粒界に未結合手等の欠陥が生じ、該欠陥が電子や正孔の再結合中心として働き、その結果、微結晶半導体の特性が低下する。

【0133】ここで微結晶粒の平均結晶粒径は、X線回折の(220)ピークの半値幅からScherrerの式を用いて計算して求める。或いは、透過型電子顕微鏡の暗視野像から求めること等が挙げられる。透過型電子顕微鏡を用いて柱状微結晶の平均粒径を求める場合、長軸と短軸の相乗平均を平均粒径とすることが好ましい。

【0134】また本発明においては、異なる結晶粒径の微結晶が混在することが重要であるが、その制御（確認）の1つの方法として、上記X線回折の(220)ピークの半値幅から求めた微結晶の平均粒径(x)と、透過型電子顕微鏡の暗視野像から求めた微結晶の平均粒径(y)の比を特定の範囲内となるように制御することが好ましい。具体的には x/y が0.1~0.8となるように制御することが好ましい。

【0135】これは以下の理由によるものと考えられる。即ち、X線回折は広い面積の平均的な粒径であり、一方透過電子顕微鏡は局所的な範囲を観察しての粒径である。従って、これらの値が異なっていることにより、異なる結晶粒径の微結晶が混在するということが確認できる。そして本発明者等の検討によれば、 x/y が上記範囲を満たすことにより、レーザー加工時の加工性が向上すると同時に特性的にも優れたものが得られることが判った。

【0136】また微結晶の形状としては、電荷の移動方向にそって細長い形状、即ち柱状構造が適したものである。加えて、本発明の微結晶中に含有される水素原子ま

たはハロゲン原子の割合は30%以下が望ましい範囲である。

【0137】光起電力素子において、i層は照射光に対してキャリアを発生・輸送する重要な層である。i層としては、僅かp型、僅かn型の層も使用できるものである（p型になるかn型になるかは、テールステイト等の固有欠陥の分布による。）。

【0138】本発明の光起電力素子のi層としては、バンドギャップが均一な半導体の他に、シリコン原子とゲルマニウム原子とを含有してi層の層厚方向にバンドギャップがなめらかに変化し、バンドギャップの極小値がi層の中央の位置よりp層とi層の界面方向に片寄っているものも適したものである。また、該i層中にドナーとなる価電子制御剤とアクセプターとなる価電子制御剤とが同時にドーピングされているものも適したものとて挙げられる。

【0139】特に、p型層/i型層、n型層/i型層の各界面側で水素原子または/及びハロゲン原子の含有量が分布しているものが好ましい分布形態として挙げられ、該界面近傍での水素原子または/及びハロゲン原子の含有量はバルク内の含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。更に、シリコン原子の含有量に対応して水素原子または/及びハロゲン原子の含有量が増加していることが好ましいものである。シリコン原子の含有量が最小のところでの水素原子または/ハロゲン原子の含有量は1~10at%が好ましい範囲で、水素原子または/及びハロゲン原子の含有量の最大の領域の0.3~0.8倍が好ましい範囲である。

【0140】水素原子または/及びハロゲン原子の含有量をシリコン原子に対応させて変化させる、即ちバンドギャップに対応して、バンドギャップの狭いところで水素原子または/及びハロゲン原子の含有量が少なくなっているものである。

【0141】メカニズムの詳細については不明ではあるが、本発明の堆積膜形成方法によればシリコン原子とゲルマニウム原子を含有する合金系半導体の堆積において、シリコン原子とゲルマニウム原子のイオン化率の違いによってそれぞれの原子が獲得する電磁波エネルギーに差が生じ、その結果、合金系半導体において水素含有量または/ハロゲン含有量が少なくても十分に緩和が進み良質な合金系半導体が堆積できるものと考えられる。

【0142】i層の層厚は、光起電力素子の構造（例えば、シングルセル、タンデムセル、トリプルセル）及びi型層のバンドギャップに大きく依存するが0.7~30.0 μ mが最適な層厚として挙げられる。本発明の堆積膜形成方法によるシリコン原子またはゲルマニウム原子を含有するi層は、堆積速度を5nm/sec以上に上げて価電子帯側のテールステイトが少ないものであって、テールステイトの傾きは60meV以下であり、且つ、電子スピン共鳴（ESR）による未結合手の密度

は $10^{17}/\text{cm}^3$ 以下である。

【0143】またi層のバンドギャップは、p層/i層、n層/i層の各界面方向で広くなるように設計することが好ましいものである。このように設計することによって、光起電力素子の光起電力、光電流を大きくすることができ、更に長時間使用した場合の光劣化等を防止することができる。

【0144】また半導体層105は、フッ素を含有することにより、レーザー照射による直列接続の際に、シリーズ抵抗の軽減に寄与する。即ち、レーザー光によって反射増加層103、半導体層105、透明導電層106を溶解、結晶化して、低抵抗化することを容易にする。また同じくフッ素を含む反射増加層103及び/又は透明導電層106との整合性を改善する。また微結晶化させる場合に、微結晶の結晶粒径の増大に寄与する。さらにフッ素は、非単結晶半導体層中のダングリングボンドのターミネーターとしても有効に働く。

【0145】さらに本発明の半導体素子は、複数の光電変換層を積層した構造（例えばpin-pinタンデム構造、pin-pin-pinトリプル構造等）としても良い。

【0146】また本発明においては、微結晶構造を前述のように特定化することにより、レーザースクライブ法との整合性を向上させる効果と同時に微結晶半導体層中の電荷の移動度や寿命を長くすることができる。具体的には、同一微結晶内にpi、ni等の半導体接合を形成することによって、界面近傍の欠陥準位を極端に減少させることが出来る。その結果、太陽電池の開放電圧

(Voc)、短絡電流(Jsc)、そして形状因子(FF)が低下するのを防止することが出来る。更に、太陽電池のシリーズ抵抗が増加し、シャント抵抗が低下したりするのを防止することが出来る。その結果、太陽電池の変換効率を向上させることができる。

【0147】また、同一微結晶粒内に半導体接合が形成されているため、耐熱性がさらに向上している。通常の大気環境下に放置した場合に、空気中の分子や元素：例えば、水、酸素、窒素、窒素酸化物、硫黄化合物等の半導体素子への拡散によって半導体素子特性が低下する。同様に、太陽電池等の半導体素子を他の物質で封止した場合に、封止用の物質から封止材料に関係した化学物質（例えば酢酸等）が半導体素子に拡散して半導体素子の素子特性を低下させることがある。

【0148】特に半導体接合、例えば、n層とi層又はp層とi層が不連続に積層されている場合に、界面欠陥に前記拡散部室がトラップされて半導体特性が低下した。このような問題点に対しても本発明の層構成であるところの、半導体接合を同一微結晶半導体粒内（同一微結晶半導体層内）に有する微結晶半導体からなる半導体素子において、問題点を解決することが出来るものである。

【0149】さらに、本発明の半導体接合を同一微結晶半導体粒内に有する微結晶半導体からなる半導体素子において、従来の半導体接合を有する半導体素子よりも半導体接合の空乏層が広く広がるものである。その結果、従来の半導体接合よりも整流特性が向上し、且つ逆バイアスを印加した場合の暗電流も低く押さえられるという効果も有する。

【0150】（透明導電層）透明導電層106としては、反射増加層103と同じ材質を使用することができる。また反射増加層103と同じ方法により堆積することができる。上部分割溝（スクライプ溝）107の形成は、レーザー光による方法（レーザースクライプ）が好適である。

【0151】（直列接続）接続部108の形成方法としては、透明電極層107を形成することによって下部電極（反射層及び反射増加層）と電気的に接続させ、直列接続を形成することができる。

【0152】また、直列接続する際には下部電極と上部電極は必ずしも基板の同一面側にある必要はなく、例えば図9に示すように、基板1001の裏面（半導体層1003を形成した面と反対側の面）に電極層1005を形成し、半導体層1003及び基板1001に設けた接続孔（スルーホール）1006を介して透明第2電極1004と第3電極1005（基板の裏面電極）を接続させることも可能である。

【0153】以下、図9を用いてさらに詳細に説明する。図9（a）、（b）は絶縁性基板1001の表面上に銀（Ag）よりなる厚さ1500Åの第1電極層1002、pin接合を有する微結晶半導体層1003、ITOよりなる厚さ2000Åの透明第2電極層1004が積層され、裏面上にチタンよりなる厚さ5000Åの第3電極層1005が積層されている。そして、第3電極層1005と第2電極層1004は、基板に設けられた接続孔1006の内面に高抵抗の微結晶半導体層1003と共に延び、それによって第1電極層1002と絶縁されている第2電極層1004が第3電極層1005と接続することによって電気的に接続されている。

【0154】この構造は例えば次の様に作製する。まず、絶縁性基板1001に第1電極層1002としてスパッタ法によりAgを1500Åの厚さに形成する。その後、パンチにより接続孔1006を開ける。この接続孔1006の径は、太陽電池の有効面積を減らさないように、直径1mm以下であることが望ましい。このような小さい孔を開ける方法として、ドリルを用いる方法や加熱した針を用いる方法や、レーザーにより孔を開ける方法がある。

【0155】第1電極層1002の上にプラズマCVD法、或いはスパッタ法等により微結晶半導体層1003を形成し、さらにその上に第2電極層1004としてITO膜をスパッタ法により2000Åの厚さに形成し

た。

【0156】最後に、絶縁性基板1001の裏面（半導体層1003を形成した面の反対側の面）に第3電極層1005として、スパッタ法によりチタン（Ti）を5000Åの厚さに形成した。この際第3電極層1005は接続孔1006内に堆積された微結晶半導体層1003及び第2電極層1004の下端に接触するばかりでなく、接続孔1006内に延びて第2電極層1004と接触することにより、第3電極層1005と第2電極層1004とは良好に電気的に接続される。第3電極層1005としては、Ti以外にアルミニウム（Al）、金（Au）、銀（Ag）、耐食性が良好なステンレス鋼等を適宜使用することができる。

【0157】本構造とすることにより、第2電極層1004のシート抵抗が高くても、接続孔1006の周辺で発生する電流は下地の低抵抗な第3電極層1005に流れるので、第2電極層1004のシート抵抗に対応して接続孔1006の間隔を適正化することにより、パターンニングなしで大面積の太陽電池を作製できる。

【0158】そして、絶縁性基板1001表面上の第1電極層1002の端部に形成された露出部と基板裏面上の第3電極層1005から起電力を取り出すことができる。

【0159】また、透明導電層107により電気的接続をする方法以外には、レーザー光の照射により、半導体層105を結晶化させるか、または透明導電層107と合金化させることによって低抵抗化させることができる。この場合、該接続部は図10（a）のように直線状であってもよいし、図10（b）の1105のようにスポット状であってもよい。

【0160】（集電電極）本発明においては集電電極は必須ではないが、必要に応じて設ける場合には例えば図10のように集電電極1101を設けることができる。

【0161】図10は、図1（d）の平面図を表している。透明導電層1104の上に櫛型の集電電極1101が形成されている。集電電極1101はバスバー1102と接続している。バスバー1102は接続部1105の上に、上部分割溝（スクライプ溝）1103に沿って形成されている。集電電極1101（図1では109）の形成方法としては、銀ペースト、カーボンペースト等の導電性ペーストをスクリーン印刷する方法、櫛型の孔が開いたマスクを載せ、銀、クロム等を蒸着する方法、導電ペーストで被覆した金属線を加熱圧着する方法等が挙げられる。

【0162】次に、本発明の半導体層の形成方法の一例を図11を用いて説明する。図11は、本発明の光起電力素子を作成するための堆積膜形成装置である。該堆積膜形成装置はロードチャンバー201、微結晶シリコンi層チャンバー202、アモルファスシリコンi層とp層とn層のRFチャンバー203、微結晶シリコンゲル

マニウムi層チャンバー204、そしてアンロードチャンバー205から構成されている。

【0163】ロードチャンバーには、不図示のレーザーアニーリング用のヒーターと、不図示のレーザーからレーザーを半導体層に照射するための窓222が配置されている。

【0164】各チャンバーは、ゲートバルブ206、207、208、209で各原料ガスが混合しないように分離されている。微結晶シリコンi層チャンバー202は、基板加熱用のヒーター211及びプラズマCVD室210から構成されている。RFチャンバー203は、n層堆積用ヒーター212とn層堆積用の堆積室215、i層堆積用ヒーター213とi層堆積用の堆積室216、p層堆積用ヒーター214とp層堆積用の堆積室217を有している。微結晶シリコンゲルマニウムi層チャンバー204は、ヒーター218とプラズマCVD室219を有している。

【0165】基板は基板ホルダー221に取り付けられ、レール220上を外部から駆動されるローラーによって移動する。プラズマCVD室210と219では、微結晶を堆積する。微結晶は、マイクロ波プラズマCVD法又はVHFプラズマCVD法又はRFプラズマCVD法が使用される。

【0166】本発明の光起電力素子は以下のようにして形成される。

【0167】まず、基板を基板ホルダーにセットし、ロードチャンバー201のレール上にセットする。該ロードチャンバー201を数mTorr (1Torr=133Pa) 以下の真空中に排気する。ゲートバルブ206と207を開け、基板ホルダーをチャンバー203のn層堆積室215に移動する。各ゲートバルブを閉じ、所望の原料ガスでn層を所望の層厚に堆積する。

【0168】十分に排気した後、基板ホルダーをロードチャンバー201に移動する。基板温度が400℃になるように不図示の加熱ヒーターで加熱し、基板温度が一定になった後、不図示のXeClレーザーでn層を結晶化させる。レーザー照射時のロードチャンバー内の内圧は 1.3×10^{-4} Torr以下の真空中に維持した。基板ホルダーを堆積チャンバー202に移動し、ゲートバルブ207を閉じる。

【0169】ヒーター211で基板を所望の基板温度に加熱し、所望の原料ガスを必要量導入し、所望の真空中にし、所定のマイクロ波エネルギー又はVHFエネルギーを堆積室210へ導入し、プラズマを発生させて基板上に微結晶シリコンi層を所望の層厚に堆積する。この時n層上にi層がエピタキシャル成長するように、n層を水素プラズマ処理した後連続してi層を堆積したり、i層の堆積時の基板温度をn層堆積時の基板温度よりも高い基板温度で堆積するのが好ましい方法である。

【0170】チャンバー202を十分に排気し、ゲート

バルブ207を開けて基板ホルダー221をチャンバー220からチャンバー203へ移動する。基板ホルダー221をチャンバー203のp層堆積室217に移動して、ヒーター214によって基板を所望の温度に加熱する。p層堆積用の原料ガスを所望の流量を堆積室に供給し、堆積室を所望の真空中に維持しつつ堆積室217にRFエネルギーを導入する。そして所望の層厚にp層を堆積する。

【0171】p層堆積後、該堆積室を十分に排気し、基板ホルダーを同じチャンバー内のn層堆積室215に移動する。前記n層と同様にしてp層上にn層を堆積する。該堆積室を十分に排気し、基板ホルダーをi層堆積室216へ移動する。

【0172】ヒーター213により基板温度を所定の温度に加熱する。i層堆積用の原料ガスを所望の流量を堆積室に供給し、堆積室内の圧力を所望の圧力に維持して、所望のRFエネルギーを導入する。堆積室216を十分に排気し、基板ホルダー221を堆積室216から堆積室217に移動して、前記p層と同様にして、該i層上にp層を堆積する。

【0173】前記と同様にして堆積室217を十分に排気した後、ゲートバルブ208、209を開け、半導体層を堆積した基板をセットした基板ホルダーをアンロード室205へ移動する。ゲートバルブを全て閉じ、アンロードチャンバー205に窒素ガスを封入して基板温度を所望の温度に冷却する。その後、アンロードチャンバー205の取り出しバルブを開けて、基板ホルダーを取り出す。

【0174】不図示の透明電極堆積用の蒸着器で透明電極を所望の層厚を前記p層上に堆積する。また同様にして、不図示の蒸着器で、該透明電極上に集電電極を堆積する。

【0175】また、本発明の特徴の1つである半導体接合を同一微結晶粒内に有する微結晶半導体からなる半導体素子を必要に応じて作製する場合には、その他に以下のようにして形成することが出来る。

【0176】(1) 結晶性の第1のドーピング層を形成し、それに続いて何もドーピングしていない層または第1のドーピング層と電気特性の異なる第2の微結晶層を原料ガス等を微結晶が連続的に成長する条件で連続的に変化させて堆積する。

【0177】(2) 第1の電気特性の結晶性層を形成し、該層上に第2の電気特性の微結晶又はアモルファスの半導体層を形成し、該半導体の融点近傍以下の温度でアニーリングすることによって同一微結晶半導体中に半導体接合を形成する。

【0178】(3) 第1の電気特性の結晶性の半導体層を形成し、該層上に第2の半導体層を形成する前に、水素プラズマ処理を行い、第1の半導体層表面を清浄化し、それに続いて第2の電気特性の微結晶半導体層を、

第1の微結晶半導体層上にエピタキシャル成長させることによって、同一微結晶半導体中に半導体接合を形成する。

【0179】(4) 第1の電気特性のアモルファス又は結晶性の半導体層を形成し、該層上に第2の電気特性のアモルファス又は微結晶の半導体層を堆積し、その後エキシマレーザーで再結晶させることによって同一微結晶半導体中に半導体接合を形成する。

【0180】エキシマレーザーで再結晶する場合のレーザーのエネルギー密度としては、 $200\text{mJ}/\text{cm}^2 \sim 800\text{mJ}/\text{cm}^2$ が好ましい範囲として挙げられる。

【0181】第1の半導体層と第2の半導体層の合計の層厚としては、 $100\text{\AA} \sim 700\text{\AA}$ がレーザーアニーリングに対して好ましい範囲である。再結晶させた後、第2の半導体層上に第2の半導体層と同じ電気特性の半導体層をエピタキシャル成長させることによって第2の半導体層の層厚を厚くすることができる。

【0182】レーザーアニーリングする場合に雰囲気温度を上げた方が望ましく、 $100 \sim 800^\circ\text{C}$ が好ましい温度として挙げられる。特に支持体としてステンレス薄膜、並みガラス等の耐熱性の低い支持体を使う場合には、雰囲気温度としては $100 \sim 600^\circ\text{C}$ が好ましい範囲として挙げられる。

【0183】レーザーアニーリングに適したレーザーは、ArF (193nm)、KrF (248nm)、XeCl (308nm)、XeF (351nm) が挙げられる。その中でも特にシリコン系半導体の場合には、XeCl (308nm) が好ましいものとして挙げられる。

【0184】(5) 第1の電気特性の結晶性の半導体を形成し、該半導体に不純物をイオンインプランテーションすることによって、同一半導体中に半導体接合を形成することができる。イオンインプランテーションした後、 $100 \sim 800^\circ\text{C}$ の範囲で熱アニーリングするのが好ましいものである。

【0185】本発明は、p i、n i接合のみならず、n n、n p、p p等の半導体接合にも同様に適用できるも*

*のである。

【0186】また、異なる結晶粒径の微結晶半導体からなる半導体層は、以下の様にして形成することができる。

【0187】(1) 水素で大量希釈して微結晶半導体層を堆積している過程で、定期的にプラズマに投入する電力を変化させる。このようにする事によって、半導体層の成長表面の結晶が成長し難いところで、活性な水素によって結晶成長が促進される。その結果、半導体層が微結晶半導体で充填される。

【0188】定期的に変化させるプラズマに投入する電力としては、変化させる前の電力の1.1から2倍が適した範囲である。定期的に投入する電力が平均投入電力の2倍以上になると半導体の成長表面に与える悪影響が大きくなり、欠陥準位が増加する。

【0189】(2) 微結晶半導体層の堆積用の原料ガスにハロゲン含有ガスを、成膜中に定期的に添加することによって、結晶の成長し難い成長表面を活性化させる事ができ、その結果、半導体層が微結晶半導体で充填される。定期的に変化させるハロゲン含有ガスとしては、非ハロゲン含有の堆積膜形成用原料ガスに対して、0.2から0.9倍が適した範囲である。ハロゲン含有ガスの変化量が大きすぎるとプラズマが不安定になって、所望の効果が得られないものである。

【0190】

【実施例】以下、本発明の好適な実施例を説明するが、本発明はこれらの実施例に何等限定されるものではない。

【0191】〔前提実験1〕(配向性、結晶粒径の検討)

$10\text{cm} \times 10\text{cm}$ のコーニング社製7059ガラス基板上に、表1に示した条件で、ガス流量及び放電電力密度を変化させ、図11に示した装置により、前述の手順に従って、膜厚 $2\mu\text{m}$ のi層のみのサンプルを作製した。

【0192】

【表1】

ガス (Secm)			電力密度 (W/cm ²)		圧力 Pa	基板温度 °C	膜厚 μm
SiH ₄	H ₂	He	MW	VHF			
1~20	100~1000	100~1000	0.1~1	0.1~1	27	150~250	0.5~2.0

【0193】作製した各々のサンプルについてX線回折及び電子線回折による分析を行い、微結晶の配向性を調べた。また同時に各サンプルの微結晶の平均結晶粒径を、X線回折の(220)ピークの半値幅からScherrerの式を用いて計算して求め、さらに同サンプルについて透過型電子顕微鏡の暗視野像からも求めた。

【0194】その結果、配向性は(220)の割合が約10%から70%に変化させることができた。また、平

均結晶粒径は約 50\AA から 1200\AA に変化させることができた。

【0195】〔前提実験2〕(レーザー加工の加工性の検討)

前提実験例1で作製したサンプルを、微結晶の配向性及び平均粒径を基に表2~表5に示すように分類し、各々サンプル番号(S(20)-1~S(70)-21)を与えた。

【0196】尚、ここで配向性及び平均粒径は各々中心 * 【0197】
値から±10%のずれを許容範囲とした。 * 【表2】

(配向性=20%)

x \ y	50	100	300	500	1000	1200
50	S(20)-1 1.00					
100	S(20)-2 0.50	S(20)-3 1.00				
300	S(20)-4 0.17	S(20)-5 0.33	S(20)-6 1.00			
500	S(20)-7 0.10	S(20)-8 0.20	S(20)-9 0.60	S(20)-10 1.00		
1000	S(20)-11 0.05	S(20)-12 0.10	S(20)-13 0.30	S(20)-14 0.50	S(20)-15 1.00	
1200	S(20)-16 0.04	S(20)-17 0.08	S(20)-18 0.25	S(20)-19 0.42	S(20)-20 0.83	S(20)-21 1.00

注1：表中、xはx線回折から求めた平均粒径、yはTEMの暗視野像から求めた平均粒径を示す。

注2：表中、上段はサンプル名、下段はx/yの値を示す。

【0198】

※ ※ 【表3】

(配向性=30%)

x \ y	50	100	300	500	1000	1200
50	S(30)-1 1.00					
100	S(30)-2 0.50	S(30)-3 1.00				
300	S(30)-4 0.17	S(30)-5 0.33	S(30)-6 1.00			
500	S(30)-7 0.10	S(30)-8 0.20	S(30)-9 0.60	S(30)-10 1.00		
1000	S(30)-11 0.05	S(30)-12 0.10	S(30)-13 0.30	S(30)-14 0.50	S(30)-15 1.00	
1200	S(30)-16 0.04	S(30)-17 0.08	S(30)-18 0.25	S(30)-19 0.42	S(30)-20 0.83	S(30)-21 1.00

注1：表中、xはx線回折から求めた平均粒径、yはTEMの暗視野像から求めた平均粒径を示す。

注2：表中、上段はサンプル名、下段はx/yの値を示す。

【0199】

【表4】

(配向性=50%)

$y \backslash x$	50	100	300	500	1000	1200
50	S(50)-1 1.00					
100	S(50)-2 0.50	S(50)-3 1.00				
300	S(50)-4 0.17	S(50)-5 0.33	S(50)-6 1.00			
500	S(50)-7 0.10	S(50)-8 0.20	S(50)-9 0.60	S(50)-10 1.00		
1000	S(50)-11 0.05	S(50)-12 0.10	S(50)-13 0.30	S(50)-14 0.50	S(50)-15 1.00	
1200	S(50)-16 0.04	S(50)-17 0.08	S(50)-18 0.25	S(50)-19 0.42	S(50)-20 0.83	S(50)-21 1.00

注1：表中、xはx線回折から求めた平均粒径、yはTEMの暗視野像から求めた平均粒径を示す。

注2：表中、上段はサンプル名、下段はx/yの値を示す。

【0200】

* * 【表5】

(配向性=70%)

$y \backslash x$	50	100	300	500	1000	1200
50	S(70)-1 1.00					
100	S(70)-2 0.50	S(70)-3 1.00				
300	S(70)-4 0.17	S(70)-5 0.33	S(70)-6 1.00			
500	S(70)-7 0.10	S(70)-8 0.20	S(70)-9 0.60	S(70)-10 1.00		
1000	S(70)-11 0.05	S(70)-12 0.10	S(70)-13 0.30	S(70)-14 0.50	S(70)-15 1.00	
1200	S(70)-16 0.04	S(70)-17 0.08	S(70)-18 0.25	S(70)-19 0.42	S(70)-20 0.83	S(70)-21 1.00

注1：表中、xはx線回折から求めた平均粒径、yはTEMの暗視野像から求めた平均粒径を示す。

注2：表中、上段はサンプル名、下段はx/yの値を示す。

【0201】このようにして得られたサンプルを各々図6のレーザー加工機のステージにセットした。YAGレーザーを発振させつつ、ステージ808を移動してレーザービームを走査し、幅100 μ mの分割溝（スクライプ溝）を切った。

【0202】またこの時、レーザー光を照射する角度を各々のサンプルに対して、7059基板の法線方向（即ち（220）面の法線方向）に対して1cm間隔で、0度、30度、45度、60度、70度に変えて同様に分割溝（スクライプ溝）を切り、トータルで、1つのサンプル当たり5本の分割溝（スクライプ溝）を切った。このときのレーザーの連続発振出力は6~10W、発振周波数は4kHz、走査速度は5cm/secであった。

【0203】そして、作製した分割溝（スクライプ溝）を走査型電子顕微鏡（SEM）で観察し、さらに洗浄後再び走査型電子顕微鏡で観察した。

【0204】その結果、配向性：30%以上、平均結晶

粒径：100Å~1000Å、x/y：0.1~0.8、レーザー光照射角度：0~60度の範囲内において、分割溝（スクライプ溝）の溶断面が平滑で、かつ溶断残渣も少なく、又は溶断残渣がある程度存在しても洗浄により容易に除去することができることが確認された。

【0205】またレーザー照射角度については、0~60度の範囲で、本発明の効果が確認された。またこのとき、膜厚が0.5 μ mの場合はレーザー光の照射角度が30~60度とすることで溶断部分のむらをより少なくすることができた。

【0206】〔実施例1〕大きさ10×30cmのポリイミド基板をDCマグネトロンスパッタ装置にセットし、150℃に加熱した後、Alターゲットを用いてArを50Scm導入し、400VのDC電力を印加してArプラズマを生起し、厚さ3000ÅのAl膜を堆積し、反射層102とした。さらに、酸化亜鉛（Zn

○) ターゲットを用いて、Arを雰囲気ガスとして、厚さ1 μ mのZnO膜を堆積し、反射増加膜103とした。

【0207】反射増加膜103を堆積した試料を図6のレーザー加工機のステージにセットした。YAGレーザーを発振させつつ、ステージ808を移動してレーザービームを走査し、幅100 μ mの下部分割溝(スクライプ溝)104を切り、ZnO及びAlからなる下部電極を幅3cmで10分割した。このときのレーザーの連続発振出力は8W、発振周波数は4kHz、走査速度は510cm/secであった。またレーザー光の照射角度は、*

* 基板面の法線方向に対して0度(基板面に対して垂直)で行った。

【0208】レーザー加工後、基板を一旦洗浄し、溶断残渣を除去した。次いで図11の装置を用いて、表6の条件により、先に説明した手順に従ってn層、i層、p層の3層より構成される半導体層105をプラズマCVD法により作製した。但し、このときi層の成膜条件は前提実験で作製したサンプルS(50)-8の条件で行った。

【0209】

【表6】

層	ガス(Scm)				電力密度(W/cm ²)		圧力Pa	堆積速度Å/s	温度℃	膜厚Å
	SiH ₄	H ₂	PH ₃ (3% _{H₂})	BF ₃ (3% _{H₂})	RF	VHF				
n	3	70	0.5		0.04		200	1.2	230	250
i	S(50)-8と同一条件(膜厚=2.0 μ m)									
p	3	70		0.5	1.2		240	1.5	180	80

【0210】半導体層105を作製後、再び図6のレーザー加工機にセットし、YAGレーザーを発振しつつ、ステージ808を移動してレーザービームを走査し、幅100 μ mの上部分割溝(スクライプ溝)106を形成し、半導体層105を幅3cmで10分割した。このとき、上部分割溝(スクライプ溝)106は下部分割溝(スクライプ溝)104と約300 μ mずらして形成した。また、レーザー光の照射角度は基板面(即ち、(220)面)の法線方向に対して0度(基板面(即ち、(220)面)に対して垂直)で行った。

【0211】上部分割溝(スクライプ溝)形成後、一旦洗浄し、乾燥後、半導体層105の上にITOターゲットを使用し、Arをスパッタガスとして、ITOをスパッタ法により500Å堆積し、透明導電層107を形成し、上部分割溝(スクライプ溝)を介して直列化を行った。

【0212】最後に図10に示すように、Agペーストを楕形の形状にスクリーン印刷により形成して、集電電極109とした。

【0213】以上の工程により、10段に直列接続した光起電力素子(集積化太陽電池)を得た。

【0214】作製した光起電力素子のシリーズ抵抗を測定したところ、面積1cm²の直列接続した半導体素子とはほぼ同等の低抵抗値を示した。

【0215】また本実施例との比較用の光起電力素子として、i層の成膜条件を本発明の範囲外であるサンプルS(20)-1の条件(但し、膜厚は2.0 μ m)とした以外は全く同様の条件で作製した光起電力素子を比較例1とした。

【0216】この様にして形成した光起電力素子について、光起電力素子の特性はWACOM(株)製のWXS-130S-20Tを光源として使用して測定した。光

源のスペクトルはAM1.5で、光強度は1sunで光起電力素子の特性を評価した。また同時にシリーズ抵抗及びシャント抵抗も測定した。

【0217】その結果を比較例1との相対比較で表7に示す。

【0218】表7から明らかなように、本発明の光起電力素子は比較例1と比較してシリーズ抵抗は低く、シャント抵抗は大きく、特性の優れたものであった。

【0219】これらの光起電力素子について、レーザー加工部分(分割溝(スクライプ溝)部分)の断面をSEMにより観察を行った結果、本発明のレーザー加工部分は滑らかであり、溶断残渣も認められず、かつ剥離も認められなかった。これに対して比較例1の断面は、レーザー加工部分の一部に荒れている領域が認められた。また同時に、このような領域には部分的に剥離したような領域があり、さらに所々に溶断残渣が認められた。

【0220】また、各々のi層の結晶粒径を透過電子顕微鏡の暗視野像で観察したところ、比較例1では微結晶で充填されていない空間が観察されたが、本実施例では異なった結晶粒径の微結晶によって空間が埋められていた。

【0221】[実施例2] 実施例1において、半導体層のレーザースクライプ時のレーザー光の(220)面の法線方向に対する照射角度を、0度、30度、45度、60度、70度に変え、またi層の膜厚を各々の条件に対して0.5 μ mと2.0 μ mとした以外は全く同一の条件で光起電力素子を作製した。

【0222】作製した光起電力素子に対して実施例1と同様に評価したところ、0~60度の範囲で同様に本発明の効果が確認された。また、膜厚が2.0 μ mの場合は0~30度の範囲が全体的に優れた値を示し、膜厚が0.5 μ mの場合は30~60度の範囲が全体的に優れ

ていた。

【0223】〔実施例3〕実施例1及び2において、i層の成膜条件をS(20)－1～S(70)－21まで変化させた(但し、実施例1及び2で利用した条件は重複するため除く。)以外は実施例1及び2と全く同様に光起電力素子を作製し、同様に評価した。

【0224】その結果、配向性：30%以上、平均結晶粒径：100Å～1000Å、x/y：0.1～0.8、レーザー光照射角度：0～60度の範囲内において、実施例1及び2と同様に本発明の効果が確認された。

【0225】〔実施例4〕実施例1において、基板として大きさ10×30cmのステンレス鋼板をDCマグネトロンスパッタ装置にセットし、多結晶シリコンターゲットを用いて、Ar、エチレン(C₂H₄)、H₂を雰囲気ガスとして厚さ0.8μmのSiC膜を堆積し絶縁層を形成したものを使用した以外は実施例1と全く同様に光起電力素子を作製し、実施例1と同様に評価した。結果を実施例1及び比較例1と合わせて表7に示す。

※

	シリーズ抵抗	シャント抵抗	開放電圧	短絡電流	形状因子	変更効率
比較例1	1	1	1	1	1	1
実施例1	0.951	2.583	1.015	1.001	1.025	1.035
実施例4	0.952	2.315	1.014	1.001	1.024	1.034
実施例5	0.935	2.148	1.013	1.002	1.023	1.033

【0231】〔実施例6〕本実施例では、表8に示した条件に従ってpin型半導体層をさらにもう1層追加し、図12に示すpin-pinのタンデム構造とした。

【0232】図12を用いて本実施例の構成を説明する。図12において、1201は基板、1202は反射層、1203は反射増加層、1204は下部分割溝(スクライプ溝)、1205は第1半導体層(光入射側からpin構造)、1210は第2半導体層(光入射側からpin構造)、1206は接続部分、1207は透明導電層、1208は上部分割溝(スクライプ溝)、1209は集電電極を示す。

※

層	ガス(Sccm)				電力密度(W/cm ²)		圧力Pa	堆積速度Å/s	基板温度℃	層厚Å
	SiH ₄	H ₂	PH ₃ (3%H ₂)	BF ₃ (3%H ₂)	RF	VHF				
n1	3	70	0.5		0.04		200	1.2	230	250
i1	S(50)－8と同一条件(膜厚＝2.0μm)									
p1	0.5	50		0.5	1.20		240	1.5	180	80
n2	3	70	0.5		0.04		200	1.2	230	100
i2	3	70			0.04		146	1.2	200	3000
p2	0.5	50		0.5	1.20		240	1.5	180	80

注：(n1,i1,p1)がボトム層、(n2,i2,p2)がトップ層

【0237】

※【0226】表7から明らかなように、本発明は基板によらず優れた効果を得ることができることが確認された。

【0227】〔実施例5〕実施例1において、反射増加層を以下の条件で作製した。即ち、Al膜の堆積された基板を500℃に加熱した後、アセチルアセトン錯塩の蒸気を1×10⁻³mol/min、ジフロクロロメタンを0.05Slm、及びN₂ガスを2.5Slm吹き付け、フッ素を含む酸化亜鉛膜600Å堆積し、反射増加膜103とした。

【0228】上記反射増加層の以外は実施例1と全く同様に光起電力素子を作製し、実施例1と同様に評価した。結果を実施例1、4及び比較例1と合わせて表7に示す。

【0229】表7から明らかなように、反射増加層にフッ素を含有させることによりシリーズ抵抗をさらに小さくすることができることが確認された。

【0230】

【表7】

※【0233】このとき、ボトム層(光入射側と反対側の半導体層)の条件は実施例1と同様サンプルS(50)－8とした。

30 【0234】半導体層の条件以外は実施例1と同様にして光起電力素子を作製した。

【0235】さらに比較例2として、上記タンデム構造においてボトム層の条件を比較例1と同様にS(20)－1とした光起電力素子を作製し、実施例1と同様に比較した。結果を表9に示す。

【0236】

【表8】

【表9】

	シリーズ抵抗	ショット抵抗	開放電圧	短絡電流	形状因子	変換効率
比較例2	1	1	1	1	1	1
実施例6	0.952	1.020	1.014	1.002	1.025	1.036

【0238】表9から明らかなように、本発明の光起電力素子は層構成を問わず、優れていることが確認された。

【0239】〔実施例7〕実施例6においてボトム光起電力素子を堆積する場合に、投入電力を表8に記載されている数値（i層はサンプルS（50）－8の条件）に対して、1.5倍の範囲で、周期は12回／分の周期で投入電力を変化させた。またボトムn層堆積後に、ロードチャンバーで表10に示す条件でエキシマレーザをn層に照射して、n層を結晶化させた。その後、VHFプラズマCVD法でi層をn層上に連続堆積した。このようにしてボトムの光起電力素子のn層とi層との間に、同一微結晶粒半導体内に半導体接合を有するように*

*作製した。

【0240】このようにして作製した光起電力素子を実施例1と同様に評価したところ、同様に良好な結果が得られた。

【0241】また本実施例6と実施例7と同じ条件で光起電力素子を、それぞれ100個ずつ作成した。これらの光起電力素子を温度85℃、湿度85％で酢酸のある雰囲気中に1000時間放置した。その後、光起電力特性を測定した。その結果、100個の光起電力素子の特性のばらつきは実施例7の方が、実施例6よりもさらに小さく、より耐環境性が優れていることが確認された。

【0242】

【表10】

エキシマレーザ	波長 (nm)	出力 (mJ/cm ²)	圧力 Pa
Xec1	308	550	1.3×10 ⁻³

【0243】〔実施例8〕半導体層の作製条件を実施例1の条件にして、先に説明した手順により図9に示した構成の光起電力素子を作製した。

【0244】作製した光起電力素子を実施例1と同様に評価したところ、同様に良好な結果が得られた。

【0245】

【発明の効果】本発明は、微結晶半導体からなる半導体素子において、半導体層としてX線又は電子線回折による（220）の回折強度の割合が全回折強度に対して30％以上でかつ異なる結晶粒径の微結晶を混在させた柱状の微結晶構造とし、レーザー光を（220）の面の法線方向に対して0～60度の角度で入射させる（照射することにより、次のような効果を奏する。

【0246】第1に、レーザー光を照射する前から微結晶化しているために、レーザー光照射前後でレーザーにより分割された溝に接する領域の表面近傍の構造が大きく変化しない（低抵抗化しない）。

【0247】第2に、特定の条件（配向性、結晶状態）を満たして微結晶化した半導体層の空間的充填密度が高く、かつ結晶面の方向が特定の割合（30％以上）揃っており、かつ結晶面の方向に対して特定の方向（0～60度）からレーザー光を照射することにより、均一に溶断され、溶断面も滑らかになり、溶断残渣も付着しにくくなる。

【0248】さらに、レーザー光を照射することにより、均一に溶断され、溶断面も滑らかであるため、レーザー光のパワーの制御が容易になり、下地への悪影響を低減することができる（パワーを過剰にする必要がない）。

【0249】第3に、微結晶が柱状であり、かつ配向性が（少なくとも30％以上）均一であるために、レーザーウェルディング（レーザーボンディング）の際にレーザー光照射領域は速やかに結晶化或いは合金化し、隣接する領域には影響を与えない。

【0250】さらに、レーザー光を照射する角度を、特定の結晶面（具体的には（220）面）の法線方向に対して特定の範囲内で照射することにより、本発明の効果をさらに高めることができる。

【0251】第4に、具体的には0～60度の範囲内で行うことにより、特に0～30度の範囲の入射角度であれば本発明の効果である良好な溶断面を再現性良く得ることができる。

【0252】第5に、30～60度の範囲の入射角度であれば、半導体層の膜厚がある程度薄くても溶断する長さを実質的に長くとる（例えば、45度ならば膜厚の約1.4倍）ことができるため、照射するレーザー光のパワーの制御範囲を広げることができ、加工性、安定性を向上することができる。

【図面の簡単な説明】

【図1】本発明の光起電力素子における層構成及び製造工程の一例を示す模式図である。

【図2】本発明の別の層構成（基板側が光入射側）を有する半導体素子の模式図である。

【図3】反射増加層のほぼ直上から微結晶層が成長している例である。

【図4】反射増加層上にアモルファス層が数100Å以下堆積された後、微結晶層が成長している例である。

【図5】反射増加層上に微結晶層が数100Å以下堆積

された後、微結晶層が成長している例である。

【図6】レーザー加工用光学系の概要を示す模式図である。

【図7】本発明のレーザー光の照射する角度を説明する模式図である。

【図8】従来の微結晶半導体層と本発明の微結晶半導体層の模式的説明図である。

【図9】基板に接続孔（スルーホール）を設けることによって直列接続を行うタイプの半導体素子の構造を示す模式図である。

【図10】集電電極を示す模式図である。

【図11】本発明の光起電力素子を堆積するための堆積膜形成装置である。

【図12】本発明の別の層構成を有する半導体素子の模式図である。

【図13】従来の半導体素子における断面構造の一例を示す模式図である。

【符号の説明】

101 基板
102 反射層
103 反射増加層
104 分割溝（スクライプ溝）
105 半導体層
106 分割溝（スクライプ溝）（接続部分）
107 透明導電層
108 分割溝（スクライプ溝）
109 集電電極
201 ロードチャンバー
202 微結晶シリコンi層チャンバー
203 アモルファスシリコンi層とp層とn層のRF
チャンバー
204 微結晶シリコンゲルマニウムi層チャンバー
205 アンロード室
206、207、208、209 ゲートバルブ
210 プラズマCVD室
211 基板加熱用のヒーター
212 n層堆積用ヒーター
213 i層堆積用ヒーター
214 p層堆積用ヒーター
215 n層堆積用の堆積室
216 i層堆積用の堆積室
217 p層堆積用の堆積室
218 ヒーター
219 プラズマCVD室
220 レール
221 基板ホルダー
222 レーザー照射用窓
301 反射増加層
302 第2の電気特性の層
303 半導体接合部分

305 第1の電気特性の層
401 反射増加層
402 第2の電気特性の層
403 半導体接合部分
404 アモルファス層
405 第1の電気特性の層
501 反射増加層
502 第2の電気特性の層
503 半導体接合部分
10 504 微結晶層
505 第1の電気特性の層
701 基板
702 半導体層
703 (220)面に配向性をもつ柱状微結晶
704 レーザー光の光源
705 レーザー光の入射方向
706 基板((220)面方向)の法線
(a) レーザー光の入射方向と法線のなす角度
801 レーザー本体
20 802 電源
803 冷却装置
804 出力されたレーザービーム
805、812 ダイクロイックミラー
806、811 レンズ
807 試料
808 ステージ
809 コントローラ
810 照明光源
813 反射鏡
814 ITVカメラ
815 モニター
1001 絶縁性基板
1002 第1電極層
1003 微結晶半導体層
1004 透明第2電極層
1005 第3電極層
1006 接続孔
1101 集電電極
1102 バスバー
40 1103 上部分割溝（スクライプ溝）
1104 透明電極層
1105 接続部
1201 基板
1202 反射層
1203 反射増加層
1204 下部分割溝（スクライプ溝）
1205 第1半導体層（光入射側からpin構造）
1206 接続部分
1207 透明導電層
50 1208 上部分割溝（スクライプ溝）

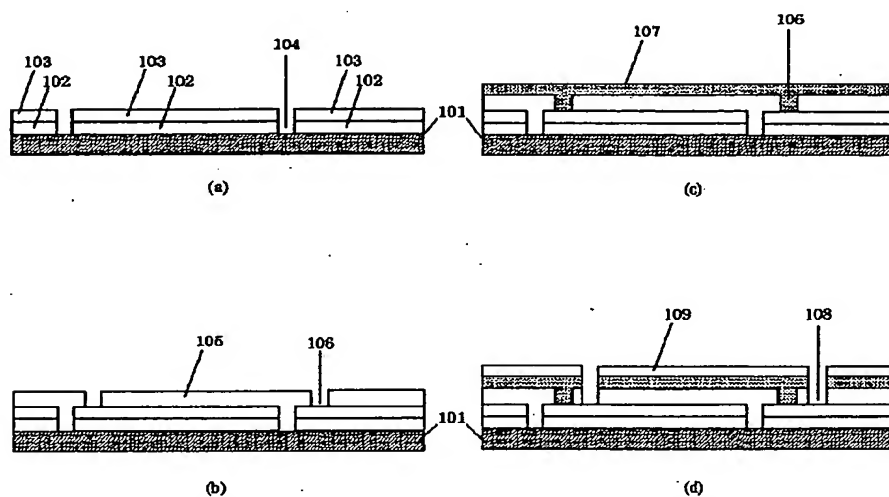
39

40

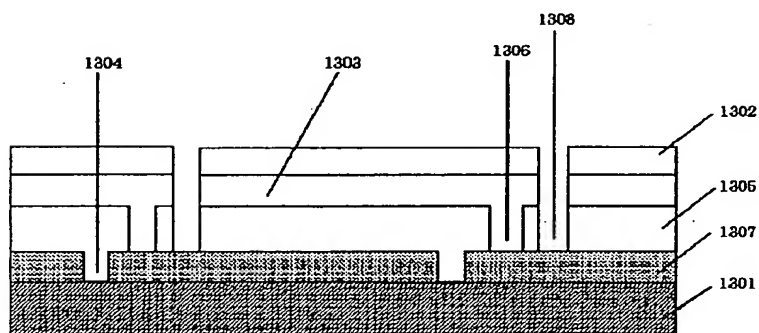
1209 集電電極
 1210 第2半導体層 (光入射側からp i n構造)
 1301 透光性絶縁基板
 1302 反射層
 1303 反射増加層

* 1304 分離溝 (スクライプ溝)
 1305 半導体層
 1306 分割溝 (スクライプ溝)
 1307 透明導電層
 * 1308 分割溝 (スクライプ溝) (接続部分)

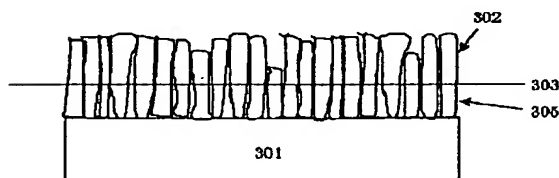
【図1】



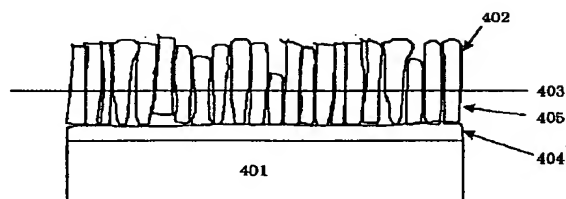
【図2】



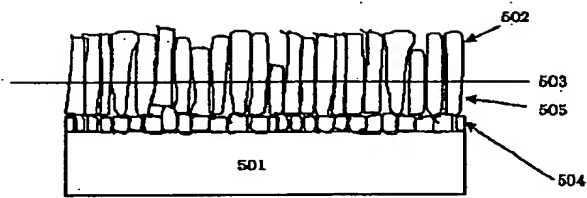
【図3】



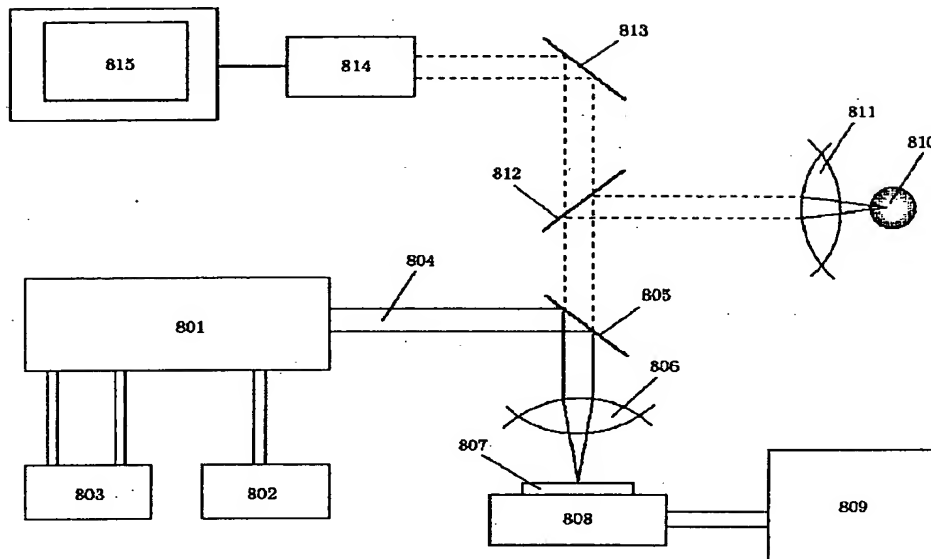
【図4】



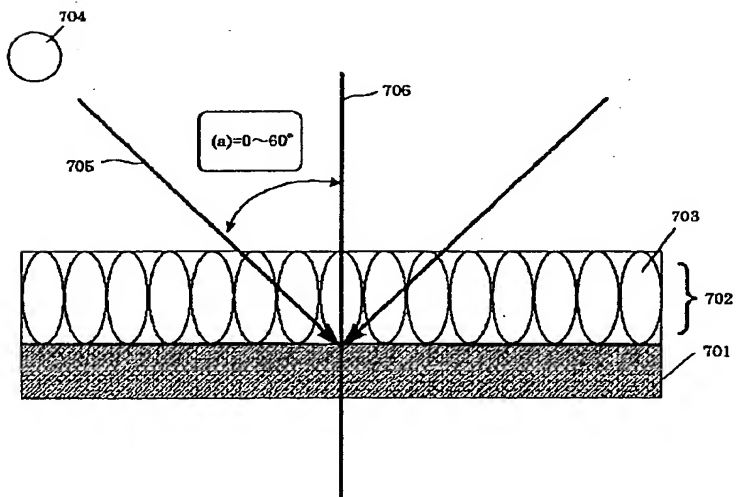
【図5】



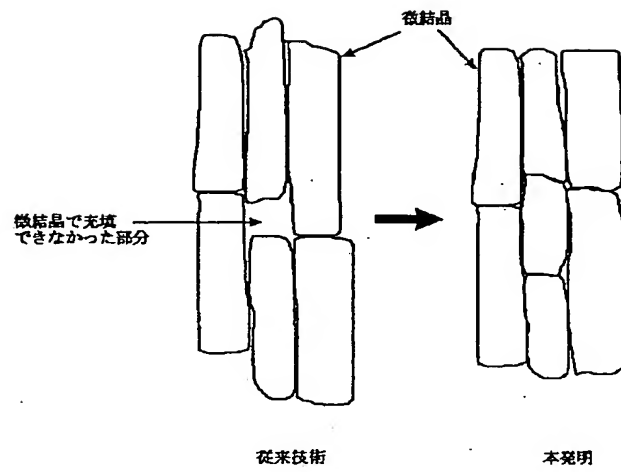
【図6】



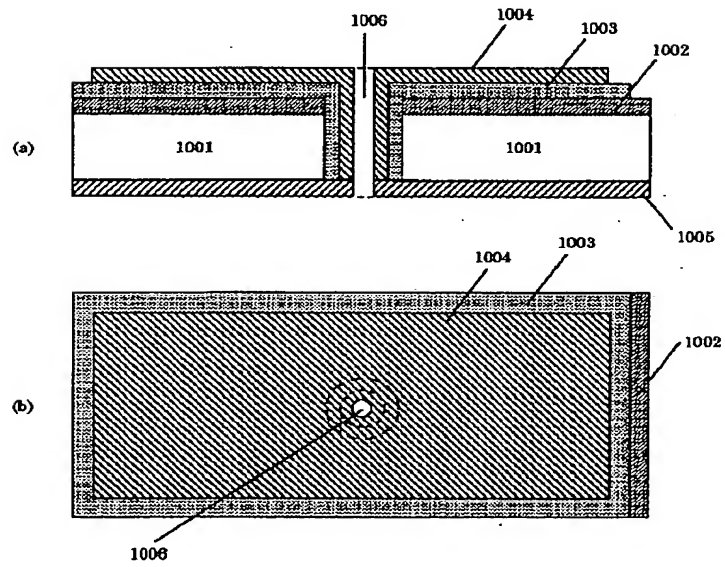
【図7】



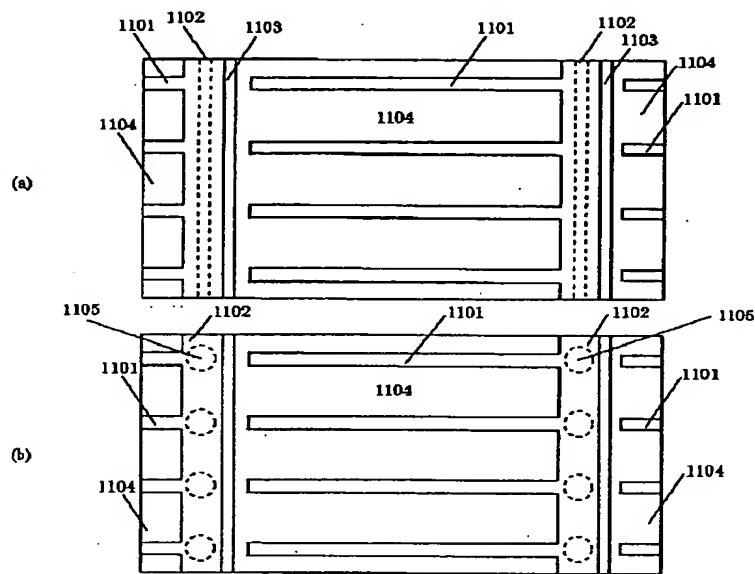
【図8】



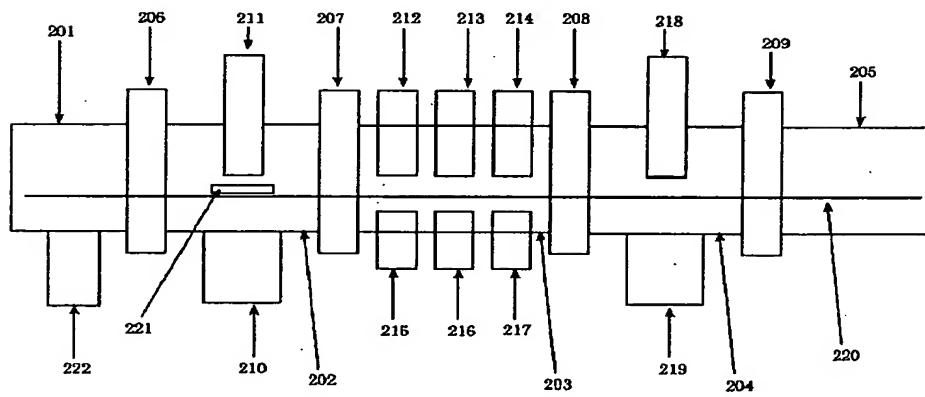
【図9】



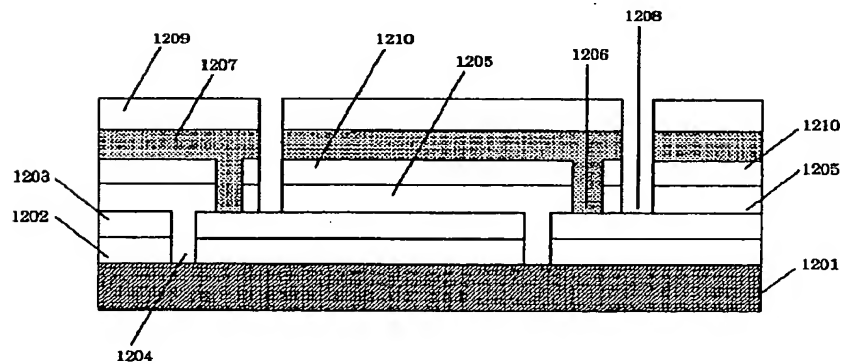
【図10】



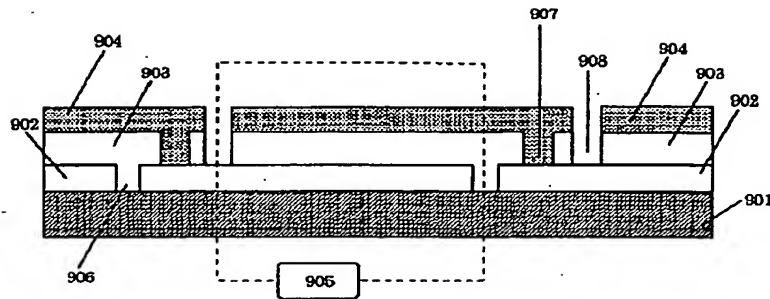
【図11】



【図12】



【図13】



フロントページの続き

(72)発明者 村上 勉
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 都築 幸司
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 三村 敏彦
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 清水 孝一
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 竹山 祥史
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 吉野 豪人
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
Fターム(参考) 4E068 AD01 DA09
5F051 AA04 AA05 BA17 CA16 DA04
EA08 EA16 HA03

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☒ **SKewed/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.